

**DISEÑO Y VALIDACIÓN DE UN CICLOCONVERTIDOR TRIFÁSICO A
MONOFÁSICO, MEDIANTE CONTROL TRAPEZOIDAL Y
MICROCONTROLADORES.**

EDGARD ENRIQUE MULFORD GARCÍA

RAMIRO DANIEL CALDERA LLORENTE

**UNIVERSIDAD TECNOLÓGICA DE BOLIVAR
DEPARTAMENTO DE INGENIERÍAS ELÉCTRICA Y ELECTRÓNICA
CARTAGENA DE INDIAS D.T. Y C.**

2008

**DISEÑO Y VALIDACIÓN DE UN CICLOCONVERTIDOR TRIFÁSICO A
MONOFÁSICO, MEDIANTE CONTROL TRAPEZOIDAL Y
MICROCONTROLADORES.**

EDGARD ENRIQUE MULFORD GARCÍA

RAMIRO DANIEL CALDERA LLORENTE

**Trabajo de grado presentado para optar el título de Ingeniero
Electrónico**

Director

MSC. JUAN CARLOS MARTÍNEZ SANTOS

**UNIVERSIDAD TECNOLÓGICA DE BOLÍVAR
DEPARTAMENTO DE INGENIERÍAS ELÉCTRICA Y ELECTRÓNICA
CARTAGENA DE INDIAS D.T. y C.**

2008

Nota de Aceptación

Firma del Presidente del Jurado

Firma del Jurado

Firma del Jurado

AGRADECIMIENTOS

Primero que todo y antes que nada, le doy gracias a DIOS, esa gran fuerza espiritual que bendijo este arduo proceso, dándome sabiduría, fortaleza, inteligencia, responsabilidad y bastante perseverancia, de verdad gracias Dios mío!!!. También doy gracias enormemente a mi vieja Rovira y a mi viejo Edgardo, por ese apoyo 110%, por estar siempre ahí, por esa paciencia gigante, por darme consejos vitales a la hora de afrontar las diferentes situaciones que se hicieron presentes en este largo proceso, además de inculcarme que con dedicación y empeño se puede cumplir cualquier meta, por ser esa base familiar digna de admirar y ejemplo a seguir y en especial por enseñarme “que las cosas bien hechas toman su tiempo”. Además, agradezco a mis pequeños hermanos, Felipe y Sandra, los cuales me mostraron que como hermano mayor debo ser un modelo a seguir, un verdadero ejemplo para sus futuras vidas. También agradezco a todas y cada una de esas personas que influyeron directa e indirectamente en la ejecución de este proceso, a mis amigos, enemigos, familiares, compañeros, conocidos, tutores, asesores, por tener fe en mí, por aportar ese granito de arena que en conjunto revela una gran muralla llena de virtudes, valores, y muchas, pero muchas cualidades.

Es grato mencionar que este trabajo está dedicado principalmente a mi Dios por ser mi motor de vida y sin pensarlo dos veces a mis viejos del alma... como dice la canción vallenata “esta canción es pa’ mis viejos queridos, que pa’ mí es lo mas lindo que en el mundo hay”

Edgard E. Mulford García

Agradecimientos

En primer lugar, gracias Dios y a la Virgen por darme fuerza y valor para emprender este proyecto en los tiempos mas dificeles.

Quiero agradecer a todas las personas, que de una forma u otra, nos motivaron y colaboraron con la continuidad y desarrollo de este proyecto siempre.

*A mis padres especialmente, Sr. Ramiro D. Caldera Ruiz y Sra. Belinda R. Lorente Reyes, mis Hermanos y toda mi familia; por su apoyo incondicional e interés
Por sacarme adelante siempre.*

A todos mis amigos y compañeros de estudio, que confiaron en esta iniciativa y estuvieron muy atentos en su progreso. En especial Julio C. Paz Páez, quien nos acompaño desde siempre, uno de los gestores.

Y a la comunidad Universitaria, profesores, compañeros de estudio y auxiliares de laboratorio. Por su respaldo y ayuda cuando más los necesitábamos. En especial a Juan C. Martínez Santos, Mentor y Director de este proyecto.

A José Luis Villa Ramírez, quien nos apoyo en las instancias más definitivas para concretar la presentación de este trabajo.

Y por ultimo, especialmente a mi compañero de trabajo, Edgar E. Mulford García, quien no escatimo esfuerzos para llevara a cabo este proyecto.

Muchas Gracias a Todos!

Ramiro Daniel Caldera Lorente

Cartagena D. T. y C., Julio de 2008

Señores

UNIVERSIDAD TECNOLÓGICA DE BOLÍVAR

Facultad de Ingeniería Eléctrica y Electrónica

Comité Evaluador de Trabajos de Grado

Cordial saludo.

Por medio de la presente, nos permitimos someter a su consideración el trabajo de grado titulado **“DISEÑO Y VALIDACIÓN DE UN CICLOCONVERTIDOR TRIFÁSICO A MONOFÁSICO, MEDIANTE CONTROL TRAPEZOIDAL Y MICROCONTROLADORES.”**, de los estudiantes **EDGARD ENRIQUE MULFORD GARCÍA** y **RAMIRO DANIEL CALDERA LLORENTE**, para optar el título de Ingenieros Electrónicos.

Cordialmente,

EDGARD E. MULFORD G.

RAMIRO D. CALDERA LL.

Cartagena D. T. y C. Diciembre de 2007

Señores:

COMITÉ EVALUADOR

Faculta de Ingenierías

Departamento de Ingenierías Eléctrica y Electrónica

Universidad Tecnológica de Bolívar

Respetados Señores:

A través de la presente, me permito informar que el trabajo de grado titulado "DISEÑO Y VALIDACIÓN DE UN CICLOCONVERTIDOR TRIFÁSICO A MONOFÁSICO MEDIANTE CONTROL TRAPEZOIDAL MICROCONTROLADO", desarrollado bajo mi dirección por los estudiantes de Ingeniería Electrónica EDGARD ENRIQUE MULFORD GARCÍA, C.C. 73'008.880 de Cartagena y RAMIRO DANIEL CALDERA LLORENTE C.C. 73'007.839 de Cartagena, Cumple con los objetivos establecidos.

Como Director, Considero satisfactorio este trabajo, y por este motivo lo presento a ustedes para su evaluación.

Atentamente,

JUAN CARLOS MARTÍNEZ SANTOS

Magíster en Potencia Eléctrica

Programa de Ingenierías Eléctrica y Electrónica

Universidad Tecnológica de Bolívar

Director del Proyecto

AUTORIZACIÓN

Cartagena de Indias, D.T.C.H

Nosotros, EDGARD ENRIQUE MULFORD GARCIA, con C.C. 73'008.880 de Cartagena y RAMIRO DANIEL CALDERA LLORENTE con C.C. 73'007.839 de Cartagena, de la manera más cordial, autorizamos a la Universidad Tecnológica de Bolívar para hacer uso de nuestro trabajo de grado titulado: **“DISEÑO Y VALIDACION DE UN CICLOCONVERTIDOR TRIFASICO A MONOFASICO MEDIANTE CONTROL TRAPEZOIDAL Y MICRO-CONTROLADORES”** y publicarlo en el catalogo on-line del centro cultural y biblioteca Luís Enrique Borja Barón.

Cordialmente,

EDAGRD E. MULFORD GARCIA
C.C. 73'008.880 de Cartagena

RAMIRO D. CALDERA LLORENTE
C.C 73'007.839 de Cartagena

TABLA DE CONTENIDO

	Pág.
RESUMEN.....	9
INTRODUCCIÓN.....	10
1. ESTADO DEL ARTE.....	12
2. DISEÑO DEL CICLOCONVERTIDOR.....	19
2.1 Principio de funcionamiento del cicloconvertidor.....	19
2.2 Fuente de energía trifásica.....	24
2.3 Transformación del nivel de tensión de la red trifásica.....	25
2.4 Circuito acondicionador de la señal trifásica.....	26
2.5 Sistema de sincronismo con la red eléctrica.....	30
2.6 Sistema generador de pulsos de compuerta a los SCR.....	38
2.7 Circuito de aislamiento galvánico.....	43
2.8 Etapa de potencia del cicloconvertidor.....	47
2.8.1 Selección de los (tiristores) dispositivos de potencia.....	47
2.8.2 Diseño de red Snubber.....	49
2.8.3 Selección del disipador de temperatura.....	50
2.8.4 Protección contra sobretensiones.....	50
2.8.5 Protección contra sobreintensidades.....	51
2.9 Características de la carga.....	52
2.9.1 Carga resistiva pura.....	52
2.9.2 Carga resistiva inductiva.....	52
2.10 Interfaz de adquisición de datos (DA).....	52
2.11 Interfaz hombre-maquina de control (HMI)	53
3. RESULTADOS EXPERIMENTALES Y ANÁLISIS.....	59
3.1 Fuente de energía trifásica.....	59
3.2 Conexión estrella-estrella de Transformadores.....	59
3.3 Circuito acondicionador de la señal trifásica.....	60
3.4 Sistema de sincronismo con la red eléctrica.....	61
3.5 Circuito generador de pulsos de compuerta a los SCR.....	67
3.6 Etapa de potencia del cicloconvertidor.....	71
3.7 Interfaz hombre-maquina de control (HMI)	72
CONCLUSIONES.....	74
TRABAJO FUTURO.....	77
GLOSARIO.....	79
BIBLIOGRAFÍA.....	81

LISTA DE ANEXOS

		Pág
Anexo A	Hoja de datos circuito integrado LM741	CD
Anexo B	Script de algoritmo de control del PIC 16F877A	CD
Anexo C	Script de algoritmo de control del en Matlab	CD
Anexo D	Hoja de datos microcontrolador PIC 16F877A	CD
Anexo E	Hoja de datos microcontrolador MC68HC908GP32	CD
Anexo F	Script de algoritmo de control del MC68HC908GP32	CD
Anexo G	Hoja de datos del opto acoplador MOC3011	CD
Anexo H	Hoja de datos del transistor 2N3904	CD
Anexo I	Hoja de datos del tiristor SCR – TYN612	CD
Anexo J	Hoja de datos del disipador ECG	CD
Anexo K	Hoja de datos del varistor 21KD20	CD
Anexo L	Hoja de datos del fusible seleccionado	CD
Anexo M	Modulo de Adquisición de Datos NI USB-6009	CD
Anexo N	Diagrama de bloques de la interfaz HMI en Labview	87
Anexo O	Protocolo de pruebas sistema Motor – Generador UTB	CD
Anexo P	Script de algoritmo de prueba de tiempos de muestreo Matlab	CD
Anexo Q	Script Algoritmo extra de microcontrolador MC68HC908GP32	CD
Anexo R	Script algoritmo sistema generador de pulsos de prueba	CD
Anexo S	Planos de conexión del sistema total, etapa a etapa	84
Anexo T	Cálculos tipo y análisis de armónicos	88

LISTA DE FIGURAS

		Pág.
Figura 1	Diferentes topologías de convertidores de Frecuencia	13
Figura 2	Representación cicloconvertidor de 6 SCR	19
Figura 3	Forma de onda de un cicloconvertidor de 6 SCR que entrega cuatro (4) pulsaciones por semiciclo	21
Figura 4	Forma de onda de un cicloconvertidor de 6 SCR que entrega seis (6) pulsaciones por semiciclo	21
Figura 5	Diagrama de bloques sistema Cicloconvertidor etapa a etapa	23
Figura 6	Arreglo estrella – estrella de 3 transformadores monofásicos	25
Figura 7	Simulación del arreglo de transformadores en estrella	25
Figura 8	Fotografía arreglo de transformadores en estrella físico	26
Figura 9	Circuito acondicionador de los semiciclos positivos	26
Figura 10	Señal del circuito acondicionador de semiciclos positivos	28
Figura 11	Circuito acondicionador de semiciclos negativos	28
Figura 12	Señal del circuito acondicionador de semiciclos negativos	28
Figura 13	Circuito impreso de tarjeta acondicionadora de señal trifásica	29
Figura 14	Fotografía tarjeta acondicionadora de señal trifásica	29
Figura 15	Cruce entre las fases (semiciclo positivo) del sistema trifásico	30
Figura 16	Modo de operación sistema de detección cruce de dos fases	31
Figura 17	Circuito de sincronismo con LM 741 (Comparadores)	32
Figura 18	Diagrama de flujo del algoritmo detección de cruce de fases	34
Figura 19	Simulación de la señal alterna rectificada a través de Matlab	36
Figura 20	Detección del cruce entre dos fases de manera eficaz	36
Figura 21	Detección del cruce entre las fases respecto al semiciclo	37
Figura 22	Diagrama de pines del microcontrolador PIC 16F877A	37
Figura 23	Circuito físico del sistema detector de cruces de fases	38
Figura 24	Comportamiento frecuencia de salida vs # pulsos por terna	39
Figura 25	Diagrama de flujo, algoritmo de pulsos de compuerta	41
Figura 26	Circuito físico y PCB del generador de pulsos a los SCR	43
Figura 27	Circuito de aislamiento galvánico	44
Figura 28	PCB del circuito galvánico y fotografía del montaje	46
Figura 29	Esquema de la red Snubber	49
Figura 30	Circuito PCB del arreglo de SCR, más protecciones	51
Figura 31	Fotografía del circuito de potencia impreso	51
Figura 32	Hardware de comunicación serial (PC – MC68HC908GP32)	53
Figura 33	Interfaz gráfica de control del cicloconvertidor (panel frontal)	54
Figura 34	Etapa de arranque y parada del sistema de control	55
Figura 35	Etapa de configuración del puerto de comunicación serial	56
Figura 36	Selección del número de pulsaciones o secuencia de disparo	57
Figura 37	Etapa de visualización, tanto de las señales pulsantes como las señales trifásicas alternas	57
Figura 38	Cuadro de texto, indicación de frecuencia de salida vs. numero de pulsos seleccionado	58
Figura 39	Distorsión preliminar en la salida del circuito detector	61
Figura 40	Forma de onda ideal (circuito detector de cruce de fases)	62

Figura 41	Banco de alternador y motor síncrono	63
Figura 42	Señal de salida circuito sincronismo con motor – generador	63
Figura 43	Comportamiento circuito detector cruce de fases reajustado	64
Figura 44	Representación gráfica de la señal bit a bit del puerto de salida del PIC donde se refleja la señal análoga digitalizada	65
Figura 45	Simulación señal salida detector cruce de fases a 1.2 mSeg	66
Figura 46	Simulación señal salida detector cruce de fases a 0.3 mSeg	67
Figura 47	Representación gráfica de la señal del microcontrolador extra	68
Figura 48	Esquema de conexión experimentación de etapa de potencia	72
Figura 49	Esquema de conexión para experimentación de HMI	73
Figura 50	Comportamiento de la HMI experimentalmente (panel frontal)	73
Figura 51	Banco de laboratorio del cicloconvertidor	77

LISTA DE TABLAS

		Pág
Tabla 1	Diferentes estrategias de control	14
Tabla 2	Consideraciones de Diseño / Selección de Convertidores de Frecuencia	17
Tabla 3	Frecuencia de salida teórica, según secuencia de disparo seleccionada, dependiendo del número de pulsaciones seleccionadas	40
Tabla 4	Valores nominales característicos del tiristor SCR (TYN612)	48
Tabla 5	Nivel de tensión promedio del sistema trifásico del sistema	59
Tabla 6	Tensión de salida respecto a la entrada del arreglo de transformadores	60
Tabla 7	Niveles de tensión de la etapa acondicionadora de señal	60
Tabla 8	Tiempo de disparo de los SCR, versus 1 de pulso de disparo	69
Tabla 9	Tiempo de disparo de los SCR, versus 2 de pulso de disparo	69
Tabla 10	Tiempo de disparo de los SCR, versus 3 de pulso de disparo	69
Tabla 11	Tiempo de disparo de los SCR, versus 4 de pulso de disparo	69
Tabla 12	Tiempo de disparo de los SCR, versus 5 de pulso de disparo	70
Tabla 13	Tiempo de disparo de los SCR, versus 6 de pulso de disparo	70
Tabla 14	Tiempo de disparo de los SCR, versus 7 de pulso de disparo	70
Tabla 15	Tiempo de disparo de los SCR, versus 8 de pulso de disparo	70
Tabla 16	Tiempo de disparo de los SCR, versus 9 de pulso de disparo	71

RESUMEN

Título del Trabajo

“Diseño y Validación de un cicloconvertidor trifásico a monofásico, mediante control trapezoidal y microcontroladores”

Autores

Edgard Enrique Mulford García
Ramiro Daniel Caldera Llorente

Objetivo General

Diseñar y validar un prototipo de un cicloconvertidor, trifásico a monofásico; controlado a través de una interfaz gráfica, usando un computador. Mediante un control trapezoidal utilizando un microcontrolador.

Descripción de la investigación

En este trabajo se diseña y valida un cicloconvertidor trifásico a monofásico. Se pretende aportar sobre dos elementos; Primero, sobre los algoritmos específicos que se implementan, y segundo, en la generación de un banco didáctico que puede servir de práctica en un laboratorio de electrónica. Todas las etapas del sistema propuesto se desarrollan, implementan y se prueban.

Director del Trabajo de Grado

Msc Juan Carlos Martínez Santos

INTRODUCCIÓN

Un convertidor electrónico de frecuencia es un dispositivo que genera una señal de frecuencia ajustable a partir de la señal de frecuencia fija en una red trifásica eléctrica. Este tipo de dispositivos tienen amplias aplicaciones en la industria, en particular en el control de velocidad de motores síncronos. Los convertidores electrónicos son la mejor solución para los problemas de variación de frecuencia, siendo uno de los dispositivos que mejor eficiencia presenta desde el punto de vista energético. Esto ha sido posible gracias al auge alcanzado por los componentes electrónicos de potencia de estado sólido como los IGBT y los SCR. Además, de los sistemas de control electrónicos basados en tecnología de microprocesadores, microcontroladores, DSP y Circuitos Integrados de aplicación específica.

Dándole de esta forma mayor grado de competitividad en el mercado mundial a este tipo de equipos, al imponerse y reemplazar casi por completo, a otras tecnologías no electrónicas o semi-electrónicas, para las mismas aplicaciones. (Accionamientos de velocidad fija, sistemas mecánicos e hidráulicos). En este trabajo se diseña y valida un cicloconvertidor electrónico, valiéndose de componentes y dispositivos electrónicos de baja y media gama, comunes comercialmente.

La primera etapa abordada es la etapa de potencia, donde se seleccionan los dispositivos electrónicos de potencia. Se establecen las consideraciones tope de operación de la carga de potencia como corriente, voltaje y tipo de carga. Y se colocan las protecciones eléctricas necesarias.

Una vez definida la etapa de potencia, se procede a diseñar e implementar su etapa de control, en donde se configuran y programan los dispositivos digitales microcontroladores escogidos, de acuerdo con la estructura lógica y a la estrategia de control desarrollada. Se seleccionaron este tipo de dispositivos programables por su versatilidad: al permitir manipular las señales trifásicas de media potencia (acondicionas y adaptas), para la generación de las señales de

control indicadas, en un solo sistema embebido de control. Los microcontroladores facilitan el diseño e implementación de la interfaz hombre-maquina HMI entre la etapa de control y un computador, para ajustar y monitorear los parámetros de control en línea.

La etapa de control se podría implementar, también, con dispositivos discretos y circuitos integrados mediante lógica combinacional, pero este método de control resultaría poco práctico y demasiado complejo: puesto que habría que implantar un circuito generador de pulsos de compuerta por cada dispositivo de potencia que conforma el cicloconvertidor y sincronizarlos por independientemente. Además, si se quiere una interfaz hombre-maquina HMI, entonces, se tendría que implementar un circuito adicional que sirviera de enlace entre estos circuitos generadores de pulso de disparo. Los microcontroladores cuentan con la ventaja de tener un módulo interno de comunicación para esta función.

Por otro lado, se hacen una serie de simulaciones y pruebas pertinentes en el laboratorio para validar el funcionamiento del sistema completo, evaluar y analizar su comportamiento cuando se ve sometido en diversas condiciones y circunstancias que se describen en este trabajo. Cada uno de los procesos y subprocesos de las etapas del sistema cumple con su propósito específico. A excepción del sistema detector de cruces de fases, que no permite un acople apropiado con la red trifásica eléctrica, según los parámetros de calidad requerido por la etapa de control.

Este trabajo está dividido en tres capítulos. El primer capítulo presenta un estado del arte de convertidores electrónicos de frecuencia. El segundo capítulo presenta el diseño del cicloconvertidor, y el tercer capítulo se enfoca en los resultados y su respectivo análisis.

Este trabajo fue aceptado y publicado en formato tipo '*paper*' (Artículo Científico) en V CIETA 2006 – Pamplona [10] y en CONCAPAN 2007– Ciudad de Panamá, 2007 [11].

1. ESTADO DEL ARTE

En la actualidad existe una amplia gama de equipos disponibles en el medio, a nivel académico e industrial, de convertidores electrónicos de corriente alterna AC a corriente alterna AC: los variadores de frecuencia y los cicloconvertidores [1]. Estos sistemas están desarrollados y acondicionados para diversas aplicaciones que requieren una frecuencia ajustable, entre las cuales, que revierten mayor interés, está el control de velocidad de motores eléctricos de inducción trifásicos y monofásicos. Otras aplicaciones incluyen control de velocidad con frecuencia variable para máquinas de corriente alterna, suministro de energía con frecuencia constante, control de suministro de energía reactiva para sistemas de corriente alterna AC, sistemas AC iterativos, y sistemas de calentamiento por inducción. [2]

Existen dos clases típicas de convertidores electrónicos de AC a AC. Se diferencian entre sí, en concreto, por sus topologías en la etapa de potencia; y estrategias de control en la etapa de control. El tipo de topología siempre está correlacionado con el tipo de control [4]. Normalmente, hay una parte del circuito que actúa como rectificador y otra parte del circuito actúa como inversor u ondulator, para formar finalmente la onda sinusoidal con frecuencia ajustada [9].

En una de estas clases, las partes del circuito, se conectan en serie, lo que se conoce como Variador de frecuencia. Y en la otra, se conectan o disponen en antiparalelo, lo que se conoce como Cicloconvertidor [2]. (Ver Figura 1)

Como en las topologías tipo serie un rectificador está conectado en serie con un inversor o ondulator: la señal alterna de la red trifásica con frecuencia fija es rectificadora y luego invertida con frecuencia ajustable. Mientras que en las topologías tipo antiparalelo, de un cicloconvertidor, un rectificador está conectado o dispuesto en antiparalelo con un inversor u ondulator: La señal alterna de la red trifásica con frecuencia fija se rectifica e invierte alternamente con frecuencia ajustable, por la conmutación instantánea del rectificador con el inversor.

Se debe garantizar, en la etapa de control, que mientras el rectificador está activo el inversor está inactivo y viceversa en el cicloconvertidor. [4]. Cabe destacar, que un cicloconvertidor se diferencia de un variador de frecuencia, en que la frecuencia de la energía AC es convertida directamente en otra frecuencia de energía AC, sin ninguna etapa intermedia de DC. [2]

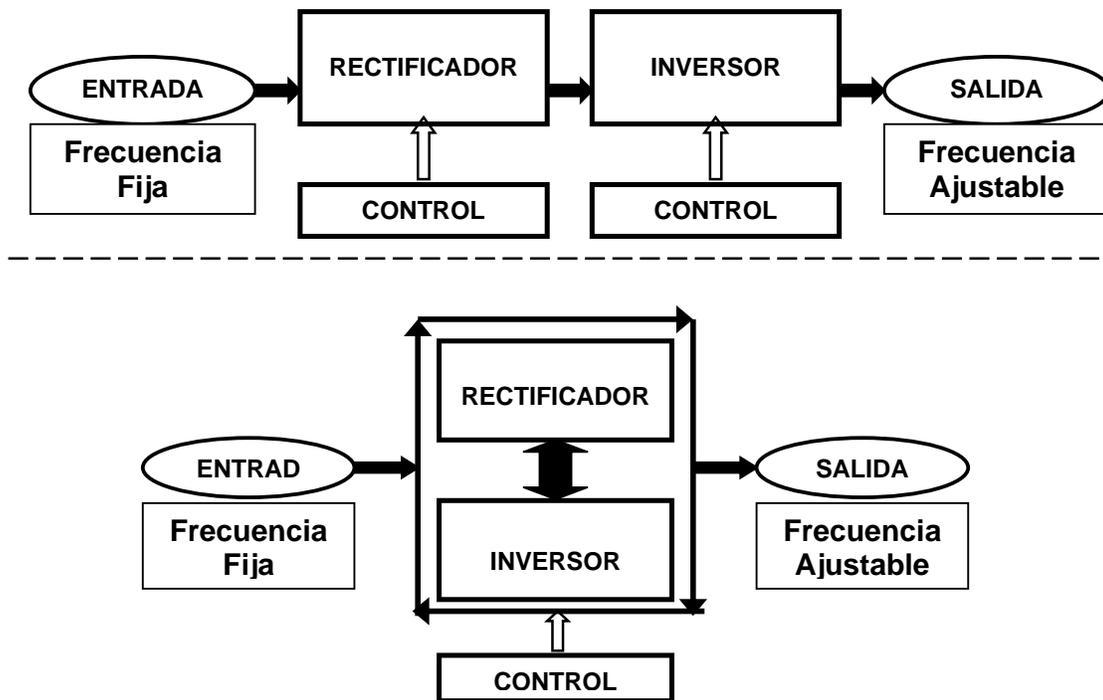


Figura 1. Diferentes configuraciones de topologías de convertidores de Frecuencia. Variador de Frecuencia (arriba) y Cicloconvertidor (abajo).

Hay que tener en cuenta, estas topologías, así como dispositivos de potencia. [3], a la hora de implementar y desarrollar el método y la estrategia de control, en la que se quiere programar y configurar el convertidor electrónico de corriente alterna AC según las especificaciones técnicas y requerimientos. La tabla 1, muestra 5 tipos de sistemas de control, con estrategias de control diferentes, sus diferentes características de funcionamiento y ejemplos de aplicación. [3]

Estrategia de Control Valores Típicos	Control Escalar Simple	Control Escalar Con Compensación	Control por Vector de Tensión	Control Vectorial	Control Servo
Rango de Frecuencias (Hz)	1:10	1:25	1:50	1:10000	1:10000
Lazo de Control	Abierto	Abierto	Abierto	Cerrado	Cerrado
Tiempo de Crecimiento de Velocidad	>100ms	>50ms	>20ms	<10ms	<10ms
Error Estático	10%	2%	1%	0%	0%
Costo	Bajo	Medio	Alto	Alto	Alto
Aplicación Típica	Bombas Ventilador	Cinta Transportadora	Grúas	Ascensor	Robótica

Tabla 1. Diferentes sistemas de Control. [3]

Los dispositivos electrónicos de potencia, de los convertidores electrónicos de AC a AC, realizan conmutaciones naturales, conmutaciones forzadas o ambas [9]. Los cicloconvertidores que se valen de la conmutación natural, en la estrategia de control, tienen limitaciones en la gama de frecuencias de salida, en el factor de potencia de entrada, y la distorsión de la onda de entrada y de salida. Por otro lado, un cicloconvertidor con conmutación forzada puede superar muchas de estas limitaciones [5]. Los convertidores de matriz AC a AC, pueden proporcionar incremento en el rango de las frecuencias de salida y baja distorsión de la corriente entrada y salida [2]. Sin embargo, las estrategias de control en los cicloconvertidores con conmutación natural resultan más fáciles de desarrollar, debido a que los parámetros de control están más definidos. [2].

Básicamente existen dos métodos usados en las estrategias de control, para generar las secuencias de pulsos de compuerta en los cicloconvertidores, desarrollados en el diseño de estos sistemas.

La secuencia de ángulo de disparo fijo y CWCM (The Cosine Wave Method), denominado el método de cruce de onda coseno. Este último requiere la rápida y precisa toma de muestras de las tres señales de entrada de la red eléctrica trifásica alterna, a través de un convertidor (ADC) y un procesador (DSP) para compararlas con señales de referencias auto-generadas del mismo tipo. [6]

El método de CWCM tiene en cuenta las señales de error, de la comparación uno a uno de las señales de entrada muestreadas con la de referencia, para determinar el momento exacto en cada disparo de los dispositivos de potencia. [6]. Sin embargo, ha sido demostrado que para cargas L/R bajas y medias, el sistema de control basado en secuencia de ángulo de disparo fijo trabaja eficientemente, mientras que el método de cruce de onda coseno (CWCM) es más óptimo para cargas L/R altas. [8]

Los convertidores electrónicos de AC a AC tienen una etapa adicional de filtrado de armónicos, para contrarrestar sus efectos nocivos en la calidad de la red eléctrica de suministro de energía. La distorsión armónica THD provocada por estos convertidores de potencia varía según la topología seleccionada; la cantidad y calidad de los dispositivos de potencia; la carga con componentes inductivos y capacitivos; y por último, las estrategias de control, en cuanto a la acción oportuna de control [18]. El tipo y uso de filtros y de circuitos correctores del factor de potencia FP, depende de la cantidad de armónicos generados, de acuerdo con la configuración del sistema y en la medida que afecte la aplicación [7]. Por ejemplo, cuando los cicloconvertidores se utilizan para trabajar en una máquina de corriente alterna AC, la fuga de la inductancia de la misma máquina de inducción, filtra los armónicos de alta frecuencia y reduce las magnitudes de los armónicos de orden inferior [2]. En el evento que la señal de la red eléctrica trifásica alterna sea modificada o deformada subsecuentemente, en más de un proceso, por medio de un convertidor electrónico de potencia; se van a generar, en consecuencia, más armónicos.

En vista de esto, las topologías en serie, son las más susceptibles a la generación de armónicos por qué la conversión de la rectificación e inversión se realiza una tras otra (dos subprocesos). En cambio, en las topologías en antiparalelo, de los cicloconvertidores, la conversión de la rectificación e inversión se realiza alternamente, al instante (un solo proceso). En principio, esto supone una desventaja de las topologías en serie frente a las topologías en antiparalelo.

A pesar de lo anterior, las más utilizadas en el ámbito industrial son las topologías en serie de los variadores de frecuencia para las aplicaciones en consideración, debido fundamentalmente a que presentan mejores parámetros de adaptación y operación. En la estructura modular de este sistema cada subproceso se puede representar como un módulo, así mismo la etapa de control se puede separar, en distintos módulos también; por cada uno de estos subprocesos que se llevan a cabo. De esta manera, si se presenta una falla se puede identificar fácilmente y atender a nivel local en cualquiera de estos módulos de potencia o de control.

Mientras que en las topologías en antiparalelo de los cicloconvertidores, básicamente, existen dos módulos, respectivos a las etapas de control y potencia. En esta topología la conversión de la rectificación e inversión, evidentemente, no pueden considerarse como unidades independientes. De esta manera, si se presenta una falla, todo el sistema quedaría comprometido, por su interactividad en un solo proceso. Esta misma interactividad permite que en las topologías en antiparalelo se desarrolle una estrategia de control convergente, lo que no ocurre en la topología en serie.

En la actualidad se está trabajando y desarrollando cicloconvertidores con sistemas avanzados de control que reduzcan considerablemente los armónicos, aparte de los sistemas de filtros de armónicos, y generen señales alternas con frecuencia ajustable de óptima calidad [7]. Lo que brinda un alto grado de integración, fiabilidad y reducción de costos. Teniendo en cuenta aspectos como protocolos de comunicación, estrategias y tipos de control, comportamientos del motor e interfaz hombre-máquina (sistemas supervisorios).

Todo indica que los cicloconvertidores van a seguir, seguramente, en constante desarrollo, haciendo de la variación de velocidad de motores de inducción, entre otras aplicaciones, una tarea más simple y con mejores prestaciones [3].

Consideraciones de Diseño/Selección de Convertidores de Frecuencia			
Alimentación	Control	Interfaz HMI	Aplicación
Tipo de Red (Trifásica-60 Hz)	Estrategia de Control	Panel de Control	Rango de Frecuencias
Armónicos	Configuración del Sistema	Información de Estado	'Reset' Automático
Picos de Tensión y Corriente	Software de Aplicación	Comunicación	Cambio de Frecuencia en línea.
Transitorios	Detección de Defectos	Monitoreo	Tipo de Carga
Desbalance	Compensación de Defectos	Configuración HMI	Estabilidad

Tabla 2. Consideraciones generales de convertidores de Frecuencia [3]

Las consideraciones técnicas para el diseño o selección de los convertidores se encuentran en la Tabla 2. Para esto se tienen en cuenta sus elementos fundamentales: alimentación, el método de control, la interfaz HMI y la aplicación o actuador.

En este trabajo se usa una topología en antiparalelo de un cicloconvertidor, desde el punto de vista de la etapa de potencia no hay mayores novedades. Las diferencias se encuentran, especialmente, en la implementación de una nueva estrategia de control, que clasifica según sus características propias en la estrategia de control (Ver Tabla 1): 'Control Escalar con Compensación'. En el método de la secuencia de Angulo de disparo fijo, se generan las secuencias de pulsos de compuerta a partir de un patrón generalizado ideal de las señales de la red eléctrica trifásica alterna, sin tener en cuenta el comportamiento real de estas señales, pudiendo afectar su calidad.

El método CWCM si tiene en cuenta este comportamiento real de las señales de la red eléctrica trifásica alterna al hacer una comparación directa con señales de referencia auto-generadas con un patrón de comportamiento ideal, pero requiere muy alto nivel de procesamiento y recursos técnicos, haciéndolo poco rentable. Adicionalmente no se encontraron mayores detalles, referentes a la implementación de una estrategia de control, con tecnología de media y baja gama de presupuesto limitado, que involucre directamente el comportamiento real de la red.

El método de control propuesto en este trabajo optimiza las estrategias de control al respecto: Genera las secuencias de pulsos de compuerta a partir puntos críticos específicos, de las tres señales de la red eléctrica trifásica alterna, como lo son, en efecto, sus cruces de fases (en donde se deben disparar los pulsos de compuerta o se toman como referencia para dispararlos). Sin ningún tipo de referencia externa, más que las mismas señales reales en cuestión. Sincronizándose con la red eléctrica. Valiéndose así de un nivel de procesamiento medio y tecnología de bajo presupuesto de microcontroladores. Consiguiendo, de esta manera, un sistema rentable (al reducir costos de implementación), y optimizado (pudiendo obtener los mismos niveles de eficiencia, incluso, en algunos aspectos; que las estrategias de control descritas encontradas).

El sistema propuesto en este trabajo no desarrolla ni implementa un sistema de filtros de armónicos. No obstante, al estar sincronizado con la red eléctrica es un bajo agente generador de armónicos. Con estas características propias el sistema propuesto adquiere cierto grado de robustez a diferencia los convertidores electrónicos de AC a AC convencionales. Para la aplicación y pretensiones del sistema propuesto, la conmutación natural de los dispositivos de potencia, en la estrategia de control, es suficiente para su desarrollo. Cumpliendo así con la tendencia mundial de reducción de precio, volumen y peso. Mientras que la funcionalidad aumenta en la medida [3]. Apoyados en las consideraciones técnicas para el diseño o selección de los convertidores de frecuencia. (Tabla 2).

2. DISEÑO DEL CICLOCONVERTIDOR

Partiendo del estado del arte desarrollado en el capítulo anterior, en este capítulo se presentan las diferentes etapas de diseño que permiten implementar el cicloconvertidor.

Este capítulo inicia con una descripción del sistema de cicloconvertidor escogido basado en el método de secuencia de ángulo de disparo fijo modificado, enfatizando en las consecuencias iniciales que implican escoger el número de SCRs y la forma como trabaja la generación de una frecuencia de trabajo variable. En la sección 2 se describe el cicloconvertidor como un sistema, a partir del cual se diseñan las 11 etapas que se describen en las siguientes secciones.

2.1 Principio de funcionamiento del cicloconvertidor

El diseño implementado está basado en la topología del arreglo dispuesto en antiparalelo de 6 SCRs, configurados como se indica en la siguiente figura 2.

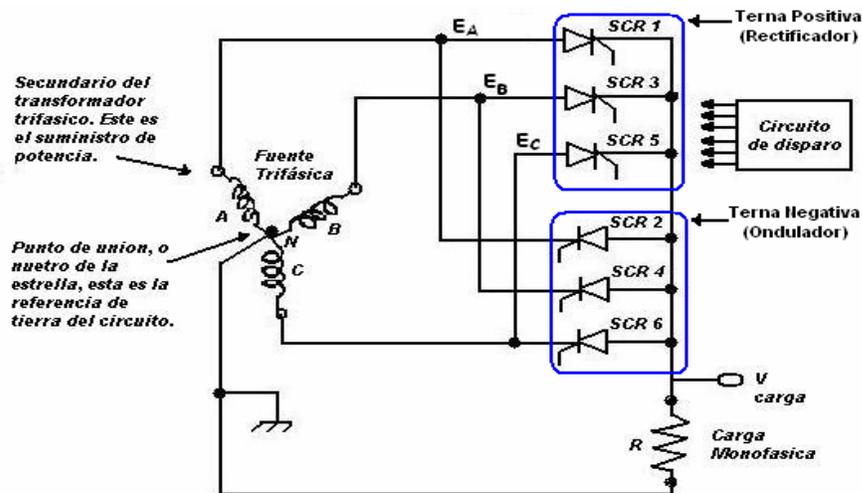


Figura 2. Representación cicloconvertidor de 6 SCR

En el cicloconvertidor de la figura 2, tres SCR son los causantes de la generación del semiciclo positivo de la forma de onda de salida. Son los SCR 1, 3 y 5.

Los tres SCR restantes 2, 4 y 6, son causantes de la generación del semiciclo negativo. Usualmente estos se agrupan por ternas, de tal forma que se llama *terna positiva* para hacer referencia al grupo que produce el semiciclo positivo (números 1, 3 y 5), y *terna negativa* para el grupo del semiciclo negativo (números 2, 4 y 6) [12].

El circuito de disparo del cicloconvertidor debe entregar pulsos de compuerta a los SCR, básicamente a razón de un pulso de compuerta por cada pulsación de la línea de AC trifásica (básicamente 180 pulsos de compuerta por segundo para el diseño de 6 SCR usado con una línea de AC de 60Hz). La frecuencia de salida es determinada por el número de pulsos de compuerta por semiciclo de la forma de onda de salida. En términos sencillos, si el circuito de disparo entrega solo un pequeño número de pulsos secuenciales de compuerta a una terna antes de cambiar para entregar la misma cantidad a la otra terna, entonces cada terna permanecerá en conducción solo durante un tiempo corto. Esto corresponde a una duración corta para cada semiciclo de la forma de onda de salida, provocando que la frecuencia de salida sea alta, teniendo en cuenta que la máxima velocidad se logra a la frecuencia de suministro de la red eléctrica que es 60Hz. Por otra parte, si el circuito de disparo entrega un número grande de pulsos secuenciales de compuerta a cada terna antes de cambiar, entonces cada terna permanecerá en conducción, durante un largo tiempo, haciendo que la frecuencia de salida sea baja [12]. Esta etapa de generación será detallada en la sección 2.6 y consiste en uno de los algoritmos más importantes en esta implementación.

Un ejemplo del principio de operación del cicloconvertidor de 6 SCR, puede ser notado a través de la figura 3, en la cual el circuito de disparo está entregando 4 pulsaciones secuenciales de compuerta a cada terna.

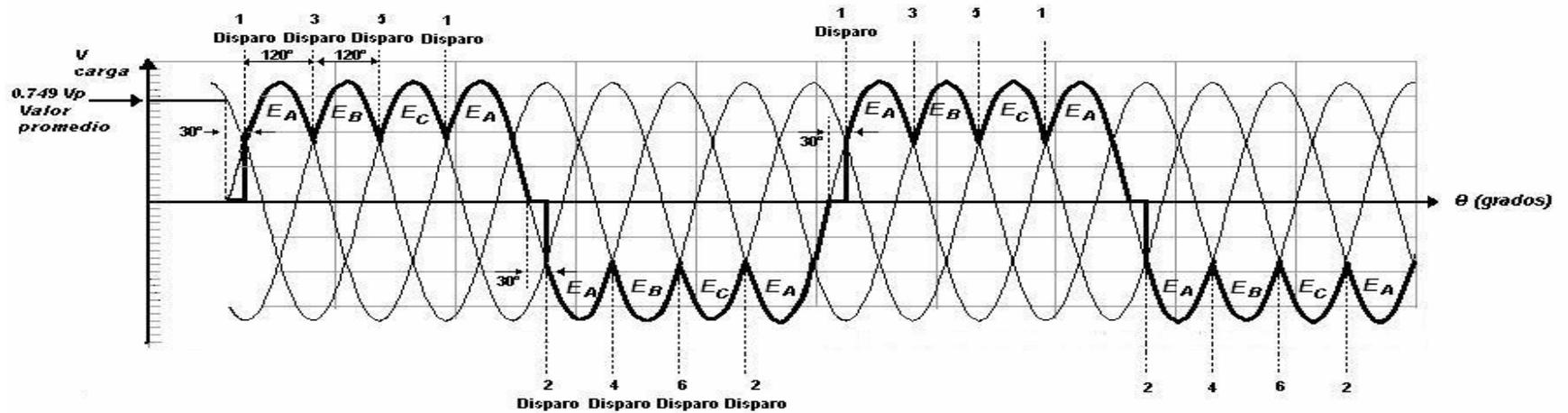


Figura 3. Forma de onda de un cicloconvertidor de 6 SCR que entrega 4 pulsaciones por semiciclo.

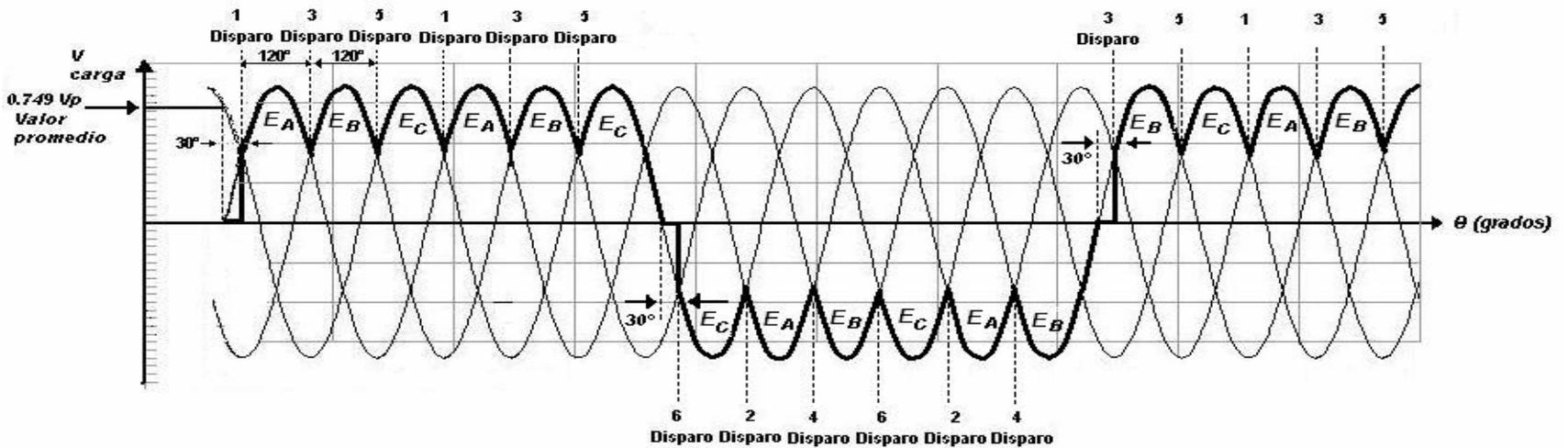


Figura 4. Forma de onda de un cicloconvertidor de 6 SCR que entrega 6 pulsaciones por semiciclo.

En la figura 3, los pulsos son entregados en orden ascendente. En este caso los pulsos deben estar sincronizados para producir un ángulo de retardo de disparo constante aproximadamente de 30° después de que su fase de línea de AC asociada cruce por cero. Los 4 pulsos secuenciales de compuerta encienden un SCR a la vez, en el orden 1, 3, 5, 1. Entonces, la forma de onda del voltaje de carga consiste en segmentos de los voltajes de fase, con segmentos de una amplitud de 120° y centrados en sus picos positivos. La conmutación de los SCR es natural, ya que el disparo a 30° o después, permite que el nuevo SCR aplique una polarización inversa al SCR previamente encendido. Cuando el ciclo de disparo ha terminado con la terna positiva, entrega una secuencia correspondiente de pulsos a la terna negativa, formando por tanto el semiciclo negativo de voltaje de carga. Luego regresa a la terna positiva para comenzar el siguiente ciclo de voltaje de carga.

En la figura 4, un ciclo de voltaje de carga corresponde a 3 ciclos de voltaje de línea de AC, por lo que la frecuencia de salida (carga) es de un tercio de la frecuencia de línea de AC. Además, en esta figura 4, el circuito de disparo ha sido ajustado para dar 6 pulsos secuenciales de compuerta por terna, nuevamente a un ángulo de retardo de disparo constante de 30° . El mayor número de pulsos de compuerta hace que la frecuencia de salida disminuya. En este caso, un ciclo de salida toma 4 ciclos de línea más 120° , o 4 ciclos de $1/3$ de línea. Para una línea de 60Hz.

$$f_{sal} = \frac{60 \text{ Hz}}{4 \cdot 1/3} = 13.9 \text{ Hz}$$

Para este ajuste de frecuencia, el circuito de disparo no comienza cada ciclo de voltaje de carga con el mismo SCR, nótese en la figura 3 por ejemplo que el primer ciclo comienza con el SCR 1, pero el siguiente ciclo comienza con el SCR 3, el tercer ciclo, no mostrado en la figura, comenzara con el SCR 5. Esta tarea la realiza el circuito de disparo, el cual generalmente está ayudado por un microcontrolador [12].

Basados en la topología mostrada en la figura 2 y en el principio de funcionamiento descrito en la figura 3, se implementó este cicloconvertidor, el cual será detallado en cuanto a diseño y funcionamiento a lo largo de este capítulo. El cicloconvertidor está compuesto de varias etapas o módulos, las cuales en conjunto realizan la conversión de la frecuencia de la red eléctrica.

Mediante el siguiente diagrama de bloques representado en la figura 5, se puede observar dichas etapas:

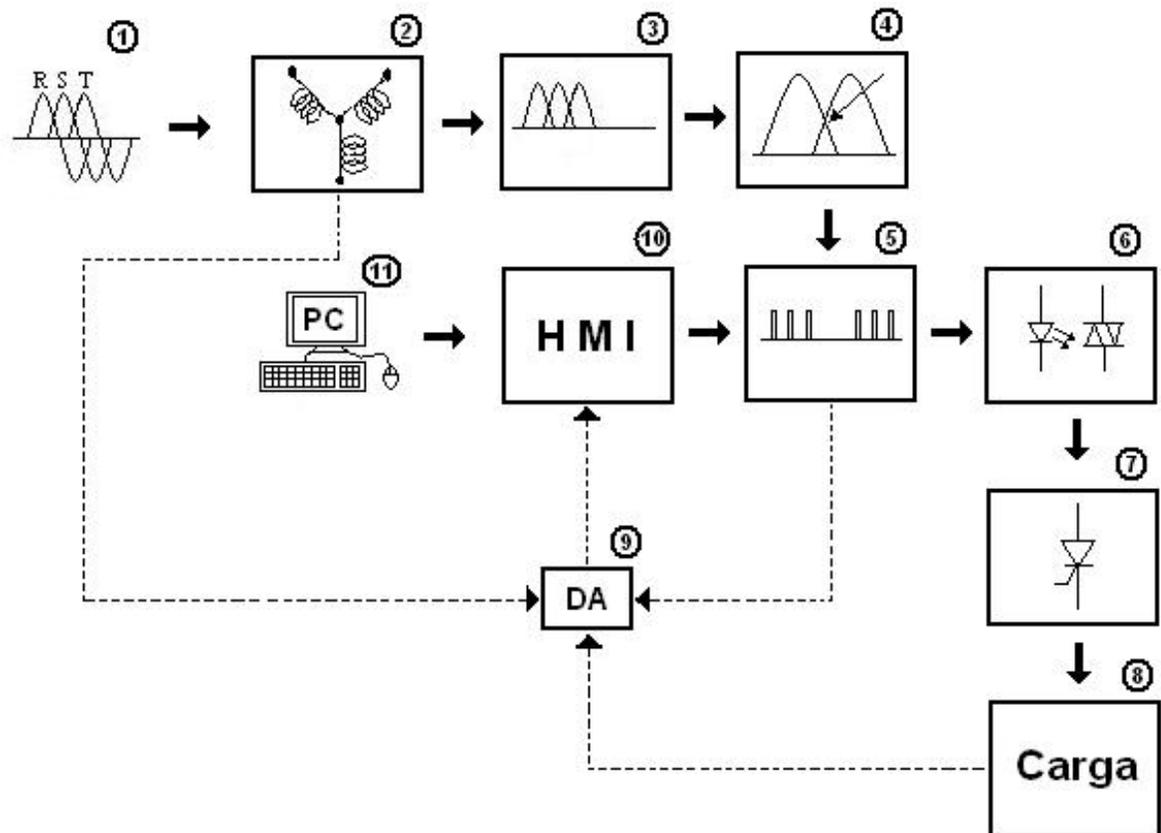


Figura 5. Diagrama de bloques sistema Cicloconvertidor etapa a etapa.

Etapas:

- 1 - Fuente de energía trifásica 120V a 60Hz (120° entre fases).
 - 2 - Conexión estrella – estrella de transformadores: entrada 120V; salida 5V.
 - 3 - Circuito acondicionador de señal (Pre-sincronismo).
 - 4 - Circuito detector de cruce de fases (Sincronismo).
 - 5 - Circuito generador de pulsos de compuerta a los SCR.
 - 6 - Circuito de aislamiento galvánico entre etapa de control y potencia.
 - 7 - Etapa de Potencia (arreglo de 6 SCR).
 - 8 - Carga (puede ser resistiva, resistiva-inductiva o inductiva).
 - 9 - DA (Interfaz de Adquisición de Datos para monitoreo de señales).
 - 10 – HMI (Interfaz Hombre Maquina entre el PC y el dispositivo).
 - 11 - PC para control y monitoreo de algunas etapas del sistema.
- > Esta línea indica señal de monitoreo, más no de control.

2.2 Fuente de energía trifásica.

La fuente de alimentación trifásica debe tener características específicas debido a que el sincronismo del sistema de control, depende en cierta medida del equilibrio, y balance de la red eléctrica que energiza el sistema.

Por tal motivo, como suministro de energía trifásica se utilizó la red instalada en el laboratorio de electrónica de la UTB. con características tales como: voltaje de fase con respecto al neutro de 127V AC a razón de 60 Hz y un desfase entre fases de 120°; la cual cumple con los mínimos requerimientos para la aplicación a realizar.

2.3 Transformación del nivel de tensión de la red trifásica

Como primera instancia para esta etapa se utilizó un arreglo estrella - estrella, de transformadores monofásicos de baja potencia capaces de disminuir el nivel de tensión de la red trifásica, ver figura 6, de la siguiente manera:

$$V_{ent} = 120Vac \text{ y } V_{sal} = 5Vac \text{ donde } V_{ent} / V_{sal} = a = 120Vac / 5Vac = 24$$

Con el objeto de manipular las señales de bajo nivel de tensión, para las respectivas etapas que así lo requieren.

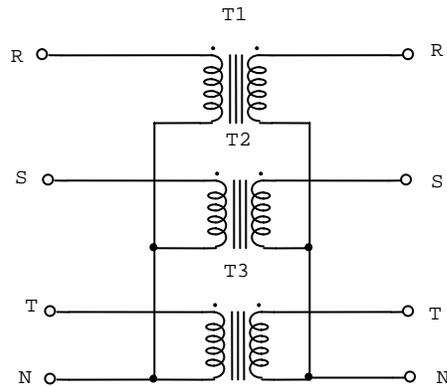


Figura 6. Arreglo estrella – estrella de 3 transformadores monofásicos.

Utilizando el software de simulación electrónica CircuitMaker 2000, se observa una simulación del comportamiento del circuito, representado en la figura 7.

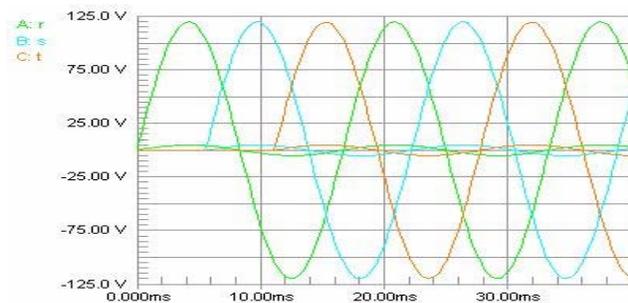


Figura 7. Simulación del arreglo de transformadores en estrella.

Esta etapa se implementó de manera física como se puede notar en la fotografía mostrada en la figura 8.



Figura 8. Imagen arreglo de transformadores en estrella físico.

2.4 Circuito acondicionador de señal trifásica (pre-sincronismo)

Con el nivel de las señales sinusoidales de la red trifásica disminuidas en amplitud, se procede a implementar un circuito acondicionador de señal, tal que rectificara las señales alternas de forma que solo se generara a su salida los semiciclos positivos de cada señal alterna, a un nivel de tensión de 0 a 5 V.

Estos circuitos se diseñaron en base a amplificadores operacionales de uso común, con referencia a sus modos de operación, esto se puede visualizar en la figura 9:

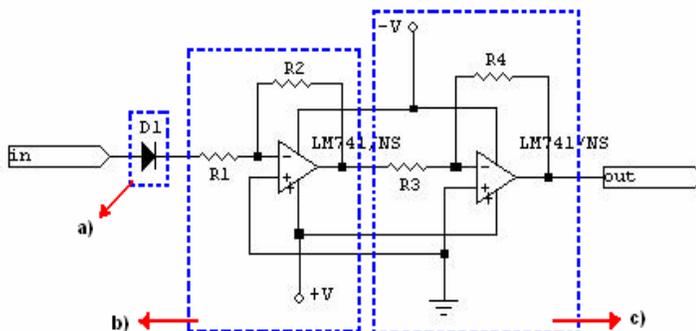


Figura 9. Circuito acondicionador de los semiciclos positivos. a) Diodo rectificador. b) Amplificador inversor con ganancia < 1 . c) Amplificador inversor con ganancia unitaria

En este circuito, en el puerto *in*, entra una de las señales alternas. Esta pasa por un diodo rectificador, logrando que solo se le aplique el circuito al semiciclo positivo. Luego la señal rectificada entra al circuito (b) el cual es un inversor de ganancia < 1 , este fue diseñado con el objeto de lograr obtener en la salida una señal máxima pico de 5V (requerimiento de la siguiente etapa). Debido a que experimentalmente los transformadores entregan un nivel de tensión de 6.95V y como se requiere 5V, se calcularon las resistencias, para ajustar la ganancia. Luego la señal obtenida se introdujo en un circuito (c) amplificador inversor de ganancia unitaria.

Como se mencionó anteriormente debido a que se requiere a la salida de este amplificador un voltaje máximo pico de 5V, para un voltaje de entrada de $4.920 V_{rms} = \sqrt{2}(4.920 V_{rms}) = 6,958 V_{pico}$. (voltaje medido aproximado a la salida de los transformadores del sistema reductor de tensión). Se calcula la ganancia según las especificaciones.

$$\text{Ganancia} = \frac{V_{sal}}{V_{ent}} = \frac{5}{6,957 - 0,7} = 0,799$$

Con este valor de ganancia obtenido, aproximadamente 0.8, se escogen dos resistencias comerciales que al ser relacionadas se aproximen al valor de ganancia calculado. Por tanto, se escogen resistencias comerciales del orden de 1,2 k Ω y 1,5 k Ω respectivamente.

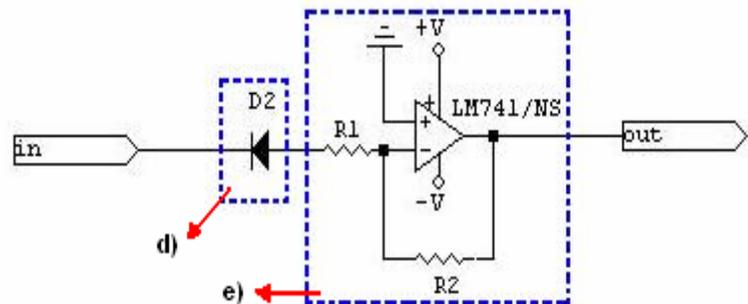
Tomando estos valores de resistencias comerciales para R1 y R2 de 1,2 k Ω y 1,5 k Ω respectivamente y R3 = R4 = 1 k Ω y una fuente de alimentación dual de +10V y -10V, además de la utilización de un amplificador operacional LM741 (ver características en CD de anexos - Anexo A). La simulación del circuito se muestra en la figura 10.



Figura 10. Señal del circuito acondicionador de semiciclos positivos.

Un procedimiento similar se utiliza para diseñar la etapa correspondiente a los semiciclos negativos de la señal. Este circuito se detalla en la figura 11.

Figura 11. Circuito acondicionador de semiciclos negativos. d) Diodo rectificador (semiciclo negativo). e) Amplificador inversor con ganancia < 1 .



El comportamiento simulado de este circuito se muestra en la figura 12:

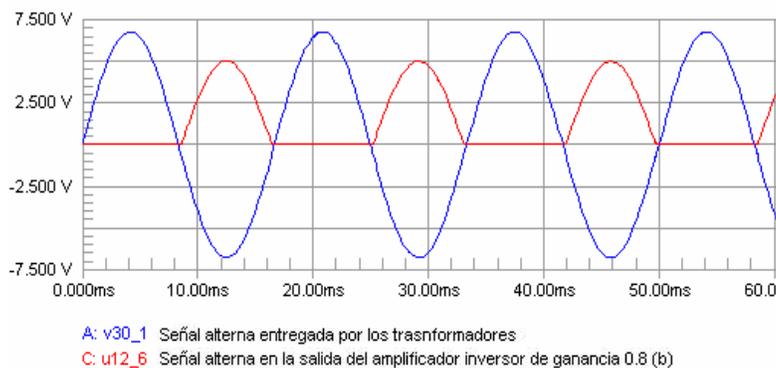


Figura 12. Señal del circuito acondicionador de semiciclos negativos.

Tanto el circuito de la figura 9 y la figura 11 se implementan para cada una de las tres fases, y se acoplan en un solo circuito.

El diseño del PCB, o circuito impreso, de los circuitos mencionados anteriormente acoplados, fue realizado mediante el software TraxMaker (Printed Circuit Board Layout and Autorouting), de CircuitMaker 2000. Este se puede ver en la figura 13.

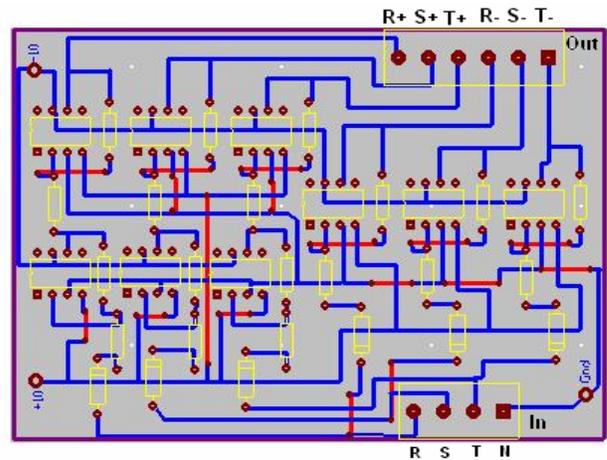


Figura 13. Circuito impreso de tarjeta acondicionadora de señal trifásica.

En la figura 14 se muestra una fotografía del circuito acondicionador de señal con sus componentes definitivos instalados.

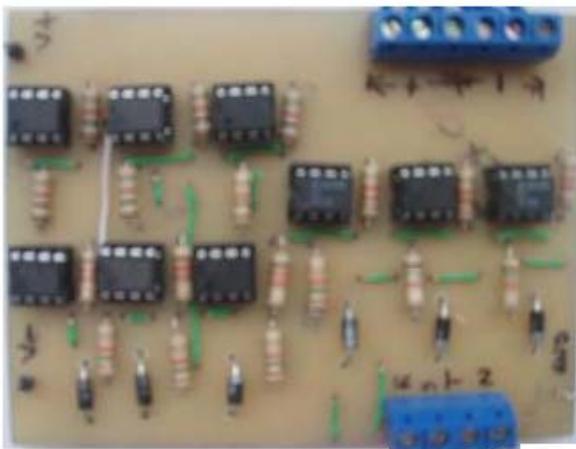


Figura 14. Imagen de la tarjeta acondicionadora de señal trifásica.

2.5 Sistema de sincronismo con la red eléctrica (Circuito detector de cruces de fases)

Esta etapa es crucial para el buen desempeño del cicloconvertidor debido a que de la correcta detección de los cruces de fases depende la obtención de un correcto disparo de los tiristores de potencia, y por lo tanto lograr obtener una mejor señal de salida en la carga.

En comparación con los cicloconvertidores o convertidores de frecuencia convencionales o comerciales, los cuales detectan el cruce por cero de una fase y generan el pulso de disparo a tantos grados después (equivalente en milisegundos). El sincronismo propuesto en este trabajo consta de detectar el momento exacto donde se realiza un cruce entre 2 fases y en ese instante generar una señal pulsante, sin importar el desequilibrio o desbalance del sistema trifásico. Logrando así un sincronismo entre el circuito de disparo y la red eléctrica trifásica de alimentación, conllevando a la reducción de la generación de armónicos en la red.

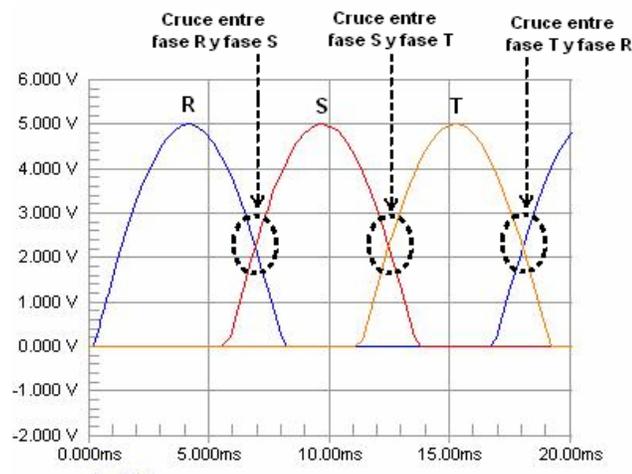


Figura 15. Cruce entre las fases (semiciclo positivo) del sistema trifásico.

En esta etapa se propone comparar entre 2 señales alternas correspondientes a 2 fases, como se muestra en la figura 15, y así generar oportunamente, en el instante del cruce, un flanco descendente de 5 a 0 voltios necesarios para la indicación del instante preciso de la detección del respectivo cruce, como es observado en la figura 16.

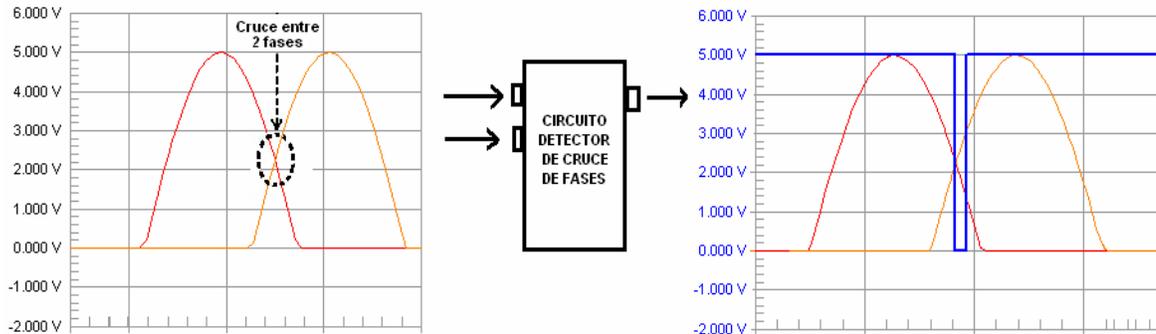


Figura 16. Modo de operación del sistema de detección de cruce entre dos fases.

Por requerimientos del sistema se exige hacer la respectiva detección de cruce entre las 3 fases, es decir: cruce entre fase R y fase S, cruce entre fase S y fase T y cruce entre fase T y fase R; referente a los semiciclos positivos y negativos independientemente.

Para implementar esta etapa, se pueden considerar dos técnicas. La primera basada en amplificadores operacionales, y la segunda en el uso de un microcontrolador.

El diseño implementado mediante amplificadores operacionales LM741, configurados como circuitos comparadores, que en estas condiciones hacen el trabajo de comparar las señales alternas entregadas por la red, y en el instante del cruce entre 2 de ellas, entregar el flanco negativo, está representado en la figura 17.

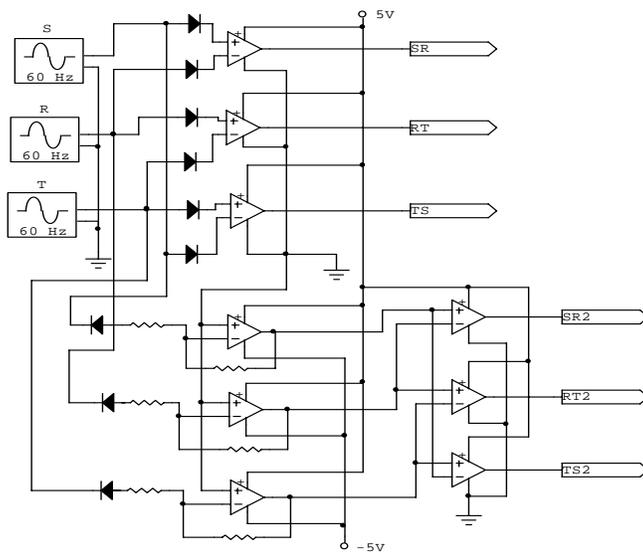


Figura 17. Circuito de sincronismo con LM 741 (Comparadores).

Este circuito tiene el inconveniente de que por características de la red eléctrica y el comportamiento propio del circuito, se genera en la salida de cada comparador, una señal de offset; con un nivel de tensión que puede llegar a ser bastante elevado (1V DC aprox.). Lo que no es aceptable como entrada para el circuito de sincronismo que le sigue.

La implementación en un microcontrolador se basa en el algoritmo descrito en la figura 18, y que se implementa en C para microcontroladores PIC, (**ver script en CD de anexos - Anexo B**).

Donde:

- A = Fase R semiciclo positivo
- B = Fase S semiciclo positivo
- C = Fase T semiciclo positivo
- D = Fase R semiciclo negativo
- E = Fase S semiciclo negativo
- F = Fase T semiciclo negativo

RB7 = Pin 7 del puerto de salida B (Indica cruce entre fase R+ y fase S+)
 RB6 = Pin 6 del puerto de salida B (Indica cruce entre fase S+ y fase T+)
 RB5 = Pin 5 del puerto de salida B (Indica cruce entre fase R+ y fase T+)
 RB3 = Pin 3 del puerto de salida B (Indica cruce entre fase R- y fase S-)
 RB2 = Pin 2 del puerto de salida B (Indica cruce entre fase S- y fase T-)
 RB1 = Pin 1 del puerto de salida B (Indica cruce entre fase R- y fase T-)

Los pines RB7, RB6, RB5 representan los cruces del semiciclo positivo, mientras que los pines RB3, RB2, RB1 representan los cruces del semiciclo negativo.

64* = limite inferior del umbral 196* = limite superior del umbral
 EL umbral garantiza que la detección sea en el instante indicado.

Los umbrales no son más que una delimitación en el área de muestreo o evaluación que se le hace a las señales alternas de las fases a la hora de la comparación, con el objeto de evitar generar flancos descendentes fuera del área evaluada.

Los canales de conversión del microcontrolador trabajan a 8 bits, es decir, existe un escalamiento binario de 0 a 255 bits:

Bits	Voltaje (V)	Señal AC (%)
0	0.0	0
64	1.25	25
128	2.5	50
196	3.75	75
255	5.0	100

Por tanto, el área a evaluar está entre el 25% y el 75 % de la señal AC total que ingresa al conversor, lo que garantiza mejor control a la hora de generar flancos en el área especificada y evita la generación de falsos flancos descendentes por ruido y así mismo la creación de distorsión en la señal de salida.

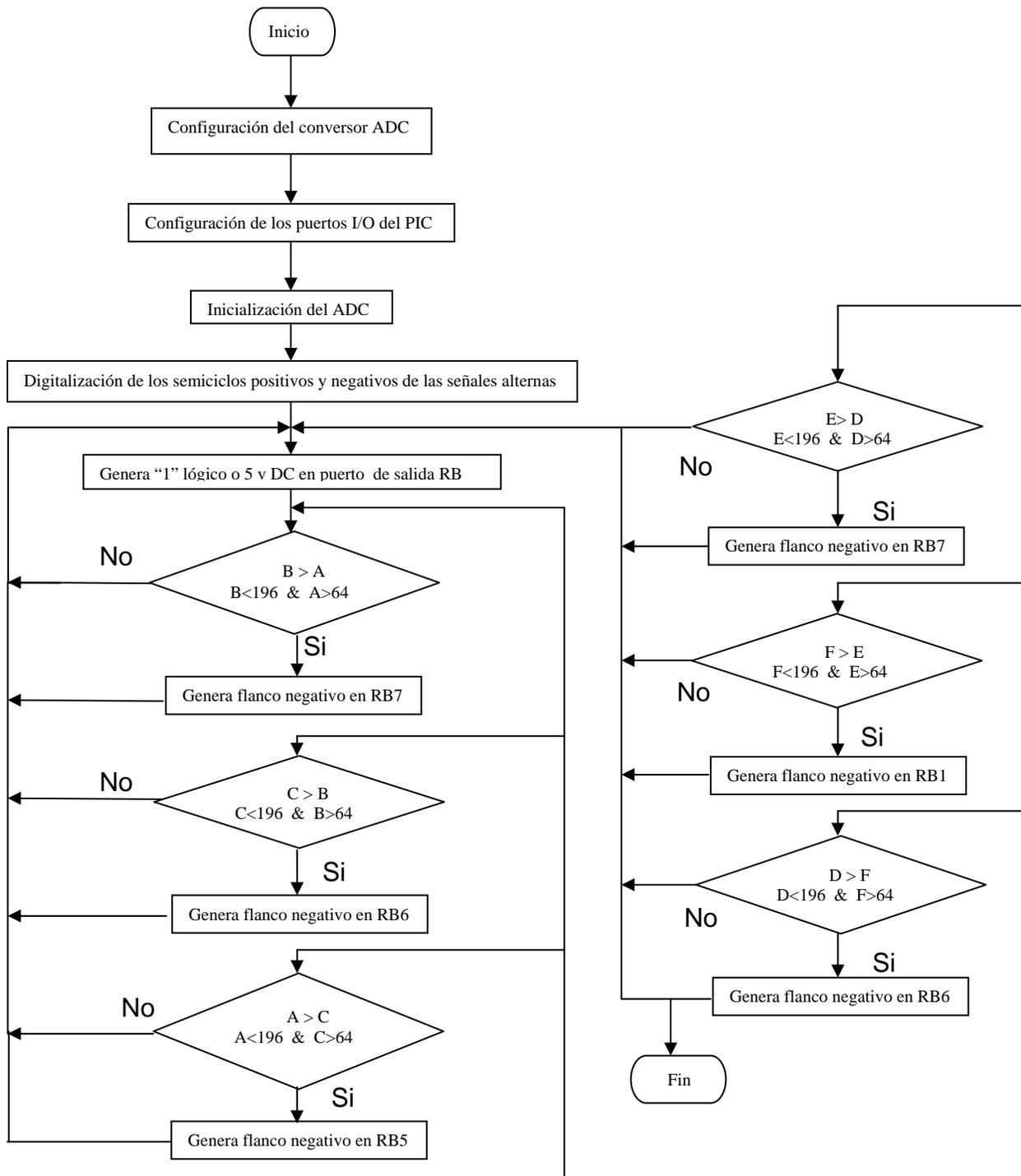


Figura 18. Diagrama de flujo del algoritmo de detección de cruce de fases.

El algoritmo diseñado (ver figura 18) opera de la siguiente manera:

Inicialmente se configuran los 6 canales de conversión análogo-digital ADC del PIC para la digitalización de las señales alternas; luego son configurados los puertos de entrada y salida del microcontrolador. Realizada dicha operación, se inicializa la operación el conversor ADC. Y así mismo la digitalización y muestreo de las señales alternas en variables específicas indicadas en el algoritmo (A, B, C, D, E, F). Posteriormente se genera una señal de “1” lógico o 5V DC en todo el puerto de salida del circuito comparador.

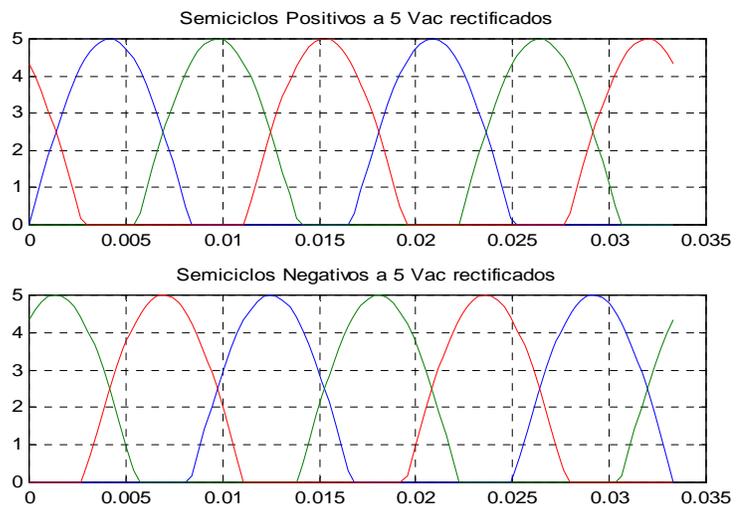
La lógica de comparación consiste en que cada señal alterna digitalizada, es comparada con respecto a la fase que le precede en determinado semiciclo. Por ejemplo, si B (fase S+) es mayor que A (fase R+), es decir, el nivel de tensión de B es mayor que el nivel de tensión en A y además cumple con los valores de umbral en el área específica evaluada, entonces es generado un flanco negativo o flanco descendente, en un puerto específico de salida. Hasta que se incumpla una de las condiciones establecidas por los umbrales o por la misma comparación. logrando así que la salida regrese al estado de “1” lógico nuevamente. Igual ocurre con cada una de las fases digitalizadas comparadas.

Es importante mencionar el tiempo de muestreo o de conversión por bit (T_{AD}), garantiza si se realiza bien la conversión. Si se desea realizar una interrupción del módulo conversor A/D, se exige un mínimo de $2 \cdot T_{AD}$ para realizar una nueva conversión. Asumiendo teóricamente un tiempo de respuesta del amplificador + el tiempo de carga del condensador que guarda el dato + el coeficiente de temperatura (que este solo se utilizaría para temperaturas $> 25^{\circ}$). Entonces, el tiempo de muestreo equivale a 19.72 microsegundos por canal [14], asumiendo que son 6 canales, se obtiene 118.32 microsegundos, además teniendo en cuenta un reloj de 20Mhz y conversión a 8 bits, el convertidor A/D requiere un mínimo de $2 T_{AD}$. Además, después de abortar la conversión A/D, es requerido el T_{AD} de

espera para realizar la próxima adquisición. Después de 2 T_{AD} de espera, la adquisición en cauce comienza automáticamente [14]. Por tanto, evaluando lo anterior podemos concluir que se necesita un tiempo máximo de muestreo de 400 microsegundos para garantizar que la generación de flancos es la deseada.

Para validar el algoritmo este se implementó en Matlab (**ver Script en CD de anexos – Anexo C**) y cuya simulación se muestra en la figura 19.

Figura 19.
Simulación de la señal alterna rectificadora a través de Matlab.



Al aplicar el algoritmo de comparación de fases para detectar el cruce de las mismas mediante Matlab se obtienen las figuras 20 y figura 21

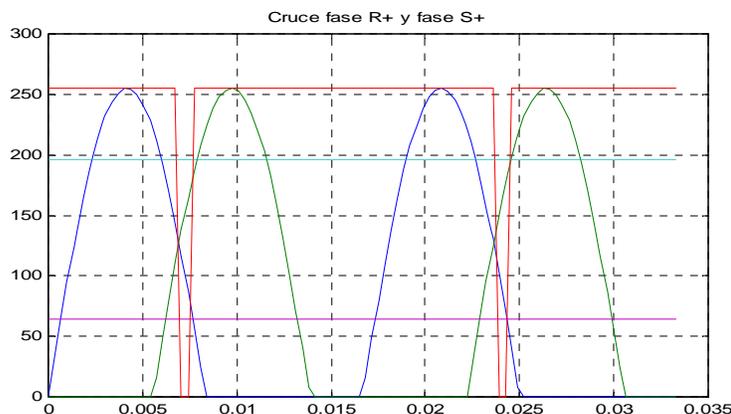


Figura 20. Detección del cruce entre dos fases de manera eficaz.

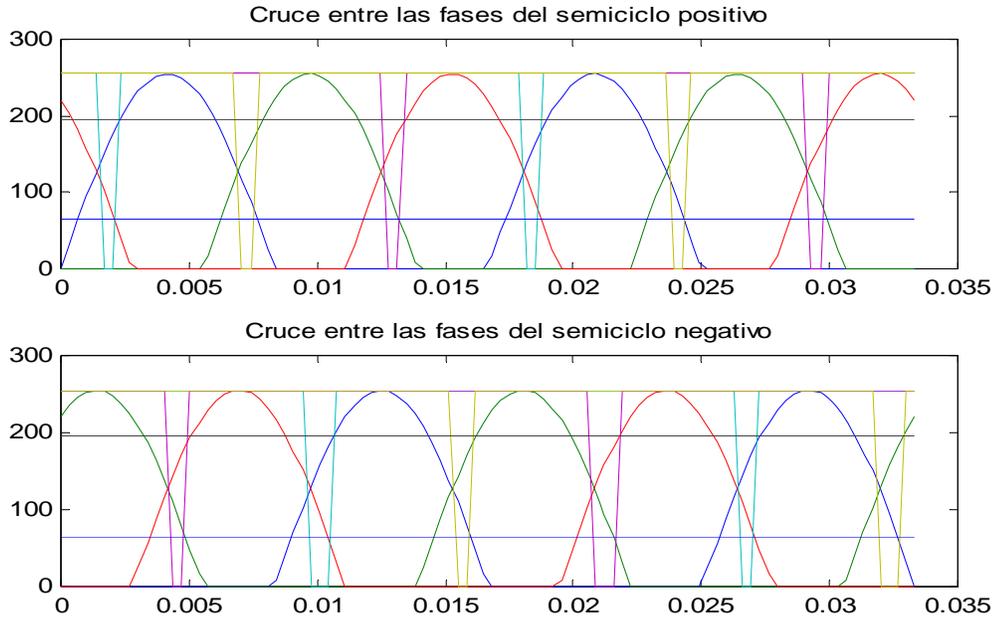
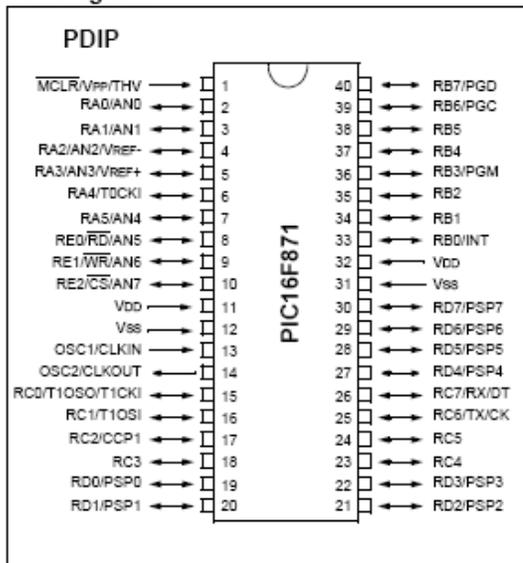


Figura 21. Detección del cruce entre las fases respecto al semiciclo.

EL circuito detector de cruce de fases se implementa, mediante el uso de un microcontrolador de la familia **PIC 16F877A** (ver características en CD de anexos - Anexo D) y está representado físicamente a través de la figura 23:

Pin Diagram



Este dispositivo de propósito general, perteneciente a MICROCHIP, es un microcontrolador de la familia CMOS, de 40 pines (ver figura 22) y 8 bits, memoria FLASH y un módulo de 8 canales de entrada de conversión análoga – digital A/D de 10 bits (Módulo especial requerido).

Figura 22. Diagrama de pines del microcontrolador PIC 16F877A

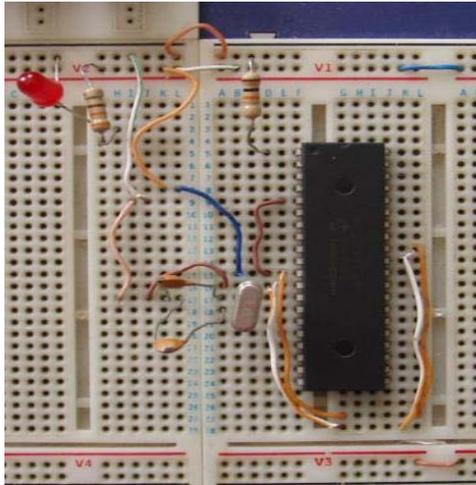


Figura 23. Circuito físico del sistema detector de cruces de fases.

2.6 Sistema generador de pulsos de compuerta a los SCR

Luego de obtenidas las seis señales pulsantes (flancos descendentes) generadas por los detectores de cruces de fases, la etapa siguiente detecta, cuenta, procesa y define la cantidad de disparos y la secuencia, que se suministran a las ternas de SCR o tiristores, para así obtener la frecuencia deseada en la salida o carga.

Existen dos tipos de control, *senoidal* y *trapezoidal* [13]. La técnica de control escogida en este trabajo es la técnica trapezoidal, la cual es más sencilla de implementar, según las referencias bibliográficas consultadas [13].

El paso inicial consiste en definir la secuencia de disparo de los SCR según su terna, y de esta forma lograr determinar según el número de pulsación a escoger, que secuencia de disparo se imprime a los tiristores.

Basados en el comportamiento del sistema cicloconvertidor de 6 SCR, es decir, en el principio de funcionamiento de este y en la forma de onda de salida. Ver la figura 3 y la figura 4 como referencia, se calcula la tabla 3.

Dicha tabla, representa la base del esquema de control del cicloconvertidor, de la cual se puede notar que dependiendo del número de pulsos escogidos por el operador (frecuencia específica), para el funcionamiento del sistema, la secuencia de encendido de los SCR varía. Mostrando así, cual SCR se dispara y cual no, respecto a cada semiciclo de la onda (ternas); y en que secuencia se enciende un SCR con respecto al otro, en un ciclo de carga total.

Es importante resaltar que el cambio de frecuencia respecto al número de pulsaciones por terna, no es lineal, es escalonado, como se indica en la figura 24. De tal forma que la mayor variación de la frecuencia se observa a menor número de pulsos suministrado a las ternas de SCR, mientras que a menor número de pulsaciones, la frecuencia no varía de forma abrupta. Por tanto, el diseño implementado solo abarca el control para 10 rangos de frecuencia, referente a las 9 primeras secuencias de pulsación.

$$F_{\text{sal}} = \frac{3 F_{\text{Ent}}}{2P + 1}, \text{ donde } 1 < P < 9 \quad P = \text{Numero de pulsos} \quad [16]$$

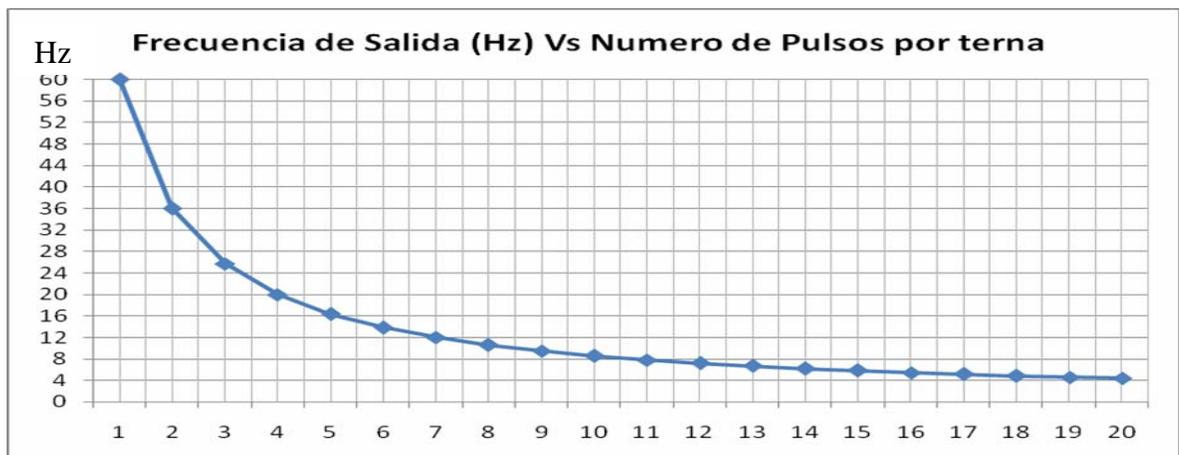


Figura 24. Comportamiento frecuencia de salida vs el número de pulsos por terna

Pulsos	Frec.	Terna	Secuencia de encendido periódico de los SCR en un ciclo de carga					
1	60	+	1		1		1	
	Hz	-		2		2		2
2	36	+	1-3		5-1		3-5	
	Hz	-		4-6		2-4		6-2
3	27.5	+	1-3-5		3-5-1		5-1-3	
	Hz	-		6-2-4		2-4-6		4-6-2
4	20	+	1-3-5-1		1-3-5-1		1-3-5-1	
	Hz	-		2-4-6-2		2-4-6-2		2-4-6-2
5	16.4	+	1-3-5-1-3		5-1-3-5-1		3-5-1-3-5	
	Hz	-		4-6-2-4-6		2-4-6-2-4		6-2-4-6-2
6	13.8	+	1-3-5-1-3-5		3-5-1-3-5-1		5-1-3-5-1-3	
	Hz	-		6-2-4-6-2-4		2-4-6-2-4-6		4-6-2-4-6-2
7	12	+	1-3-5-1-3-5-1		1-3-5-1-3-5-1		1-3-5-1-3-5-1	
	Hz	-		2-4-6-2-4-6-2		2-4-6-2-4-6-2		2-4-6-2-4-6-2
8	10,6	+	1-3-5-1-3-5-1-3		5-1-3-5-1-3-5-1		3-5-1-3-5-1-3-5	
	Hz	-		4-6-2-4-6-2-4-6		2-4-6-2-4-6-2-4		6-2-4-6-2-4-6-2
9	9.47	+	1-3-5-1-3-5-1-3-5		3-5-1-3-5-1-3-5-1		5-1-3-5-1-3-5-1-3	
	Hz	-		6-2-4-6-2-4-6-2-4		2-4-6-2-4-6-2-4-6		4-6-2-4-6-2-4-6-2
10	8.91	+	1-3-5-1-3-5-1-3-5-1		1-3-5-1-3-5-1-3-5-1		1-3-5-1-3-5-1-3-5-1	
	Hz	-		2-4-6-2-4-6-2-4-6-2		2-4-6-2-4-6-2-4-6-2		2-4-6-2-4-6-2-4-6-2

Tabla 3. Secuencia de disparo de los SCR y frecuencia de salida del sistema, dependiendo del número de pulsaciones seleccionadas.

Con base en la tabla 3 y en cómo debe comportarse el circuito generador de pulsos de compuerta de los tiristores de disparo, se implementó un algoritmo de control, cuyo diagrama de flujo se presenta en la figura 25:

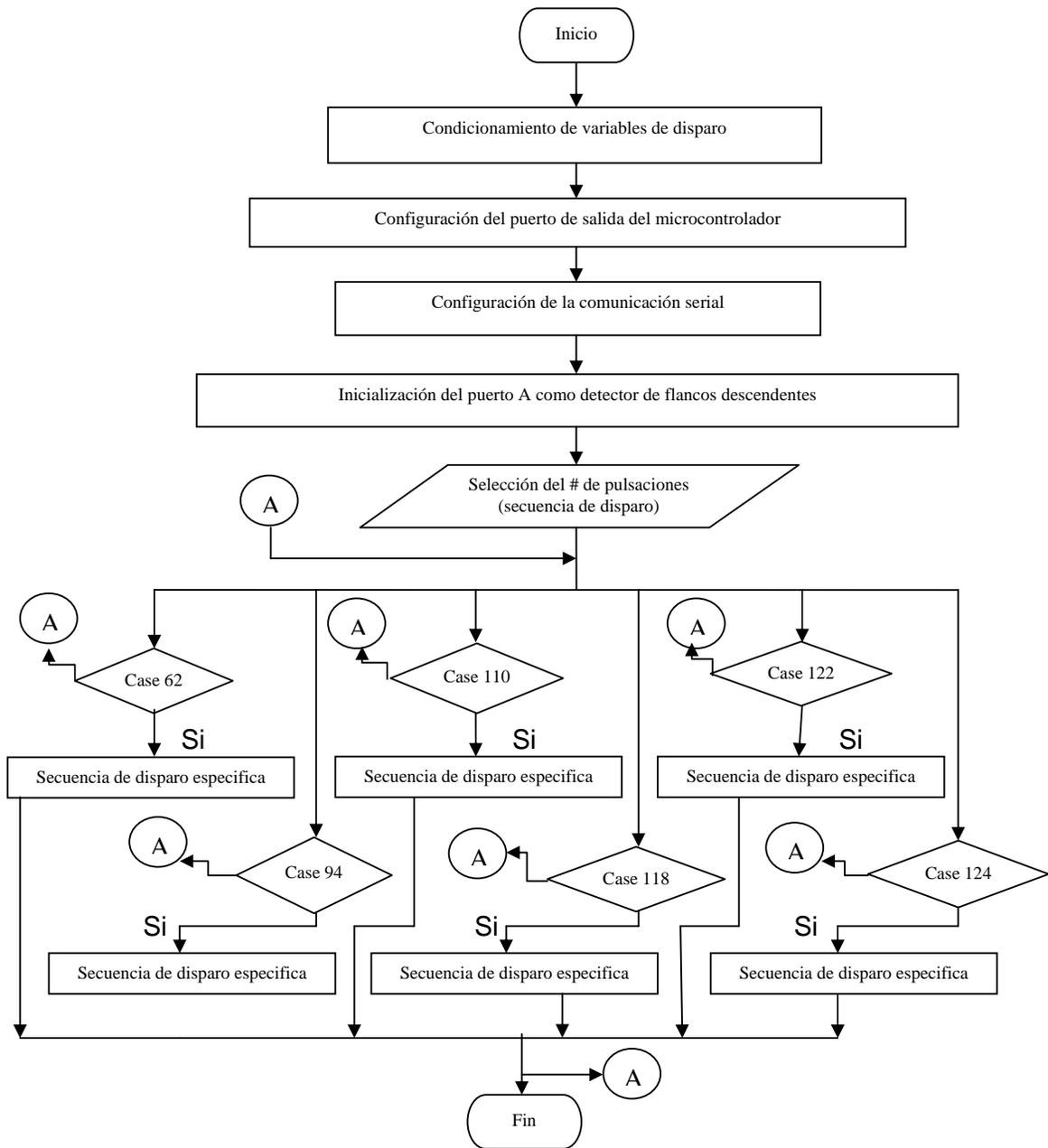


Figura 25. Diagrama de flujo, algoritmo generación de pulsos de compuerta.

El algoritmo representado en la figura 25, opera de la siguiente manera: Inicialmente se configuran las variables a utilizar en el algoritmo, especialmente las acondicionadoras de disparo, creadas para garantizar la generación de pulsos de compuerta solo a la terna indicada. Luego es configurado los puertos de entrada y salida del microcontrolador, posteriormente se configura la subrutina del protocolo de comunicación serial. Además, se configura la subrutina de inicialización del puerto A, como detector de flancos generados por la etapa anterior (etapa de detección de cruce de fases) y finalmente la subrutina de adquisición de número de pulsos.

Una vez se escoge el número de pulsos a suministrar a las ternas de tiristores, se ejecuta el ciclo infinito de condicionamiento de disparo que opera así: Dependiendo del case detectado, es decir, (cada case indica qué cruce de fases y en qué semiciclo exacto se detecta). Se ejecuta una subrutina específica, por ejemplo, si se detecta el case 64 (equivalente al cruce de fase R y S) se genera un pulso de 5v DC con un ancho aproximado de 500useg. El cual es el ancho de pulso mínimo para garantizar el disparo de los tiristores, y se condiciona este puerto para que no vuelva a enviar pulsos a menos que sea requerido. Inmediatamente se generan los pulsos de disparo en los demás puertos, referente a la secuencia que corresponde (ver tabla 3), de tal forma que mientras se genera un pulso en un puerto se bloquean los demás puertos. Así se evita disparos erróneos por medio de un contador de estado que indica el cambio de generación de pulsos de una terna a otra.

Este algoritmo fue implementado en un microcontrolador MOTOROLA **MC68HC908GP32** de la familia HC08 de 8 bits de FREESCALE (**ver características en CD de anexos - Anexo E**), el programa implementado (**ver algoritmo en CD de anexos – Anexo F**)

El PCB de esta etapa se presenta en la figura 26, al igual que una foto de la implementación realizada.

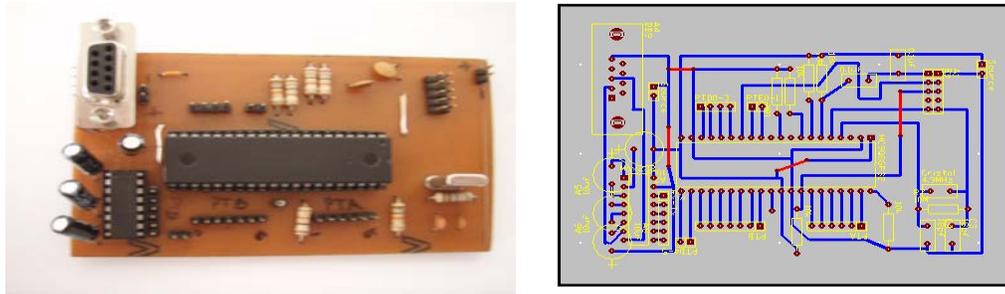


Figura 26. Imagen del Circuito físico implementado y el diseño PCB del generador de pulsos de compuerta a los SCR

2.7 Circuito de Aislamiento Galvánico

Los pulsos de compuerta generados en la etapa de control no se pueden conectar directamente a los tiristores. Requieren un aislamiento galvánico para evitar el paso de corrientes entre las etapas de potencia (media tensión) y control (baja tensión) por las diferencias de potenciales presentes. Evitando que la operación de una etapa como tal no afecte la operación de la otra, y viceversa. Cualquier falla que pudiese presentarse solo tiene efectos a nivel local de una etapa en cuestión, protegiendo al resto del sistema. Para cumplir con este propósito se dispone de un circuito intermedio entre las etapas de potencia y control, que hace las veces de enlace y sirve como etapa de aislamiento galvánico. Este circuito está compuesto, a su vez, por un reforzador de corriente y un optoacoplador.

En este diseño se emplea el optoacoplador **MOC3011** (ver hoja de datos en CD de anexos - Anexo G). De acuerdo con la hoja de datos de este dispositivo el Led infrarrojo interno requiere una corriente de 60mA. Como la corriente de los pulsos generados en la etapa de control es menor a este valor, es necesario usar un reforzador de corriente para intensificarla y así cumplir con este criterio.

En la figura 27 se representa un esquema del circuito implementado.

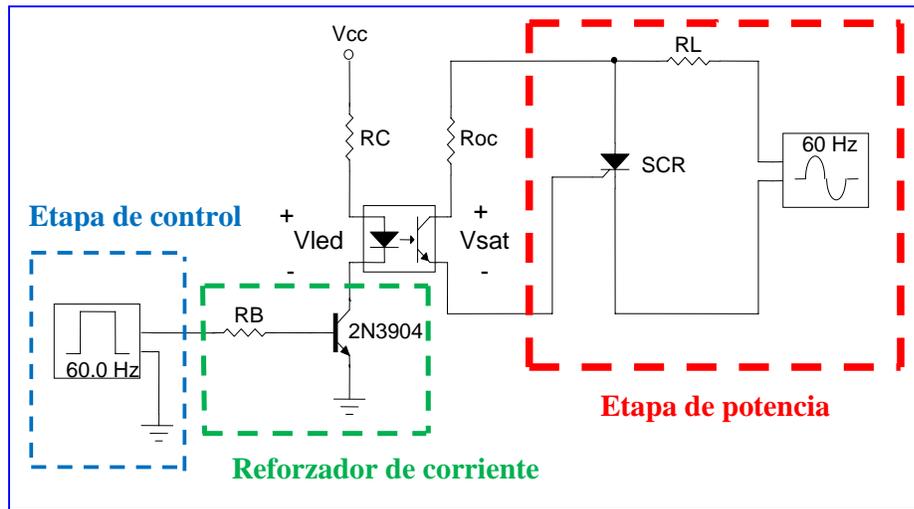


Figura 27. Circuito de Aislamiento Galvánico

Para el óptimo funcionamiento del circuito, se requiere:

Corriente pulso de disparo: $10 \text{ mA} \leq I_{\text{led}} \leq 60 \text{ mA}$

Para calcular R_B es necesario establecer el voltaje base-emisor en saturación $V_{\text{BE(sat)}}$. Utilizando la gráfica de la hoja de datos del MOC3011: “corriente de colector I_{led} (la misma corriente del Led) vs. Voltaje base-emisor en saturación $V_{\text{BE(sat)}}$ ”, para una corriente máxima de 60mA se tiene un $V_{\text{BE(sat)}} = 0.86 \text{ V}$, teniendo en cuenta que $\beta = 10$.

Dado que $I_C = \beta I_B$, entonces

$$I_B = \frac{I_C}{\beta} \quad \text{donde} \quad I_B = \frac{60 \text{ mA}}{10} \quad \text{por tanto} \quad I_B = 6 \text{ mA}$$

Haciendo una malla en la entrada del transistor se obtiene:

$$-V_{\text{pulso}} + R_B I_B + V_{\text{BE(sat)}} = 0$$

$$R_B = \frac{V_{\text{pulso}} - V_{BE(\text{sat})}}{I_B} \text{ tal que } R_B = \frac{5 - 0.86 \text{ [V]}}{6 \times 10^{-3} \text{ [A]}}$$

$$R_B = 690 \Omega \text{ (Valor comercial mas proximo 680 } \Omega \text{)}$$

Potencia disipada por la resistencia R_B

$$P_{R_B} = I_B^2 R_B \text{ donde } P_{R_B} = (6 \times 10^{-3})^2 (820) \text{ [A}^2\Omega\text{]} \text{ por tanto } P_{R_B} = 24.52 \text{ [mW]}$$

De acuerdo con lo anterior, se selecciona $R_B = 820 \Omega$ a $\frac{1}{2}$ W

Para calcular la resistencia R_C es necesario establecer el voltaje colector-emisor V_{CE} del transistor y el Voltaje del LED del optoacoplador.

Utilizando gráfica de la hoja de datos del MOC3011: “Corriente del LED vs. Voltaje del LED” para una corriente máxima de 60mA se tiene un voltaje de 1.33V y en la gráfica de la hoja de datos del transistor **2N3904** (ver hoja de datos en CD de anexos - Anexo H): “Voltaje colector-emisor en saturación $V_{CE(\text{sat})}$ vs. Corriente del colector o corriente del LED” para una corriente máxima de 60mA se tiene un voltaje de 0.1 V.

Haciendo una malla a lo largo, desde V_{cc} hasta el transistor, se obtiene:

$$-V_{cc} + I_C R_C + V_{LED} + V_{CE(\text{sat})} = 0, \text{ entonces}$$

$$R_C = \frac{V_{cc} - V_{LED} - V_{CE(\text{sat})}}{I_C} \text{ donde } R_C = \frac{15 - 1.33 - 0.09 \text{ [V]}}{60 \times 10^{-3} \text{ [A]}}$$

$$R_C = 226.33 \Omega \text{ (Valor comercial más proximo 220 } \Omega \text{)}$$

Potencia disipada por la resistencia R_C

$$P_{R_C} = I_C^2 R_C \text{ entonces } P_{R_C} = (60 \times 10^{-3})^2 (220) \text{ [A}^2\Omega\text{]} \text{ donde } P_{R_C} = 792 \text{ [mW]}$$

De acuerdo con lo anterior, se selecciona $R_B = 220 \Omega$ a 2 W

Para calcular la resistencia R_{oc} hay que tener en cuenta que para una carga en la etapa de potencia $R_L = 33 \Omega$, conectada entre las terminales de ánodo y cátodo de los tiristores.

Los parámetros de la hoja de datos del SCR seleccionado TYN612 (ver hoja de datos en CD de anexos - Anexo I) donde: $I_{GT(max)} = 15 \text{ mA}$ y $V_{GT(max)} = 1.3 \text{ V}$. Con el fin de cumplir con las condiciones de disparo de los tiristores. $V_G > V_{GT(max)}$ y $I_G > I_{GT(max)}$

Haciendo una malla alrededor del optoacoplador, obtenemos:

$$-V_{fase} + I_G R_{OC} + V_{TM(opto)} + V_G = 0, \text{ entonces}$$

$$R_{OC} = \frac{V_{fase} - V_{TM(opto)} - V_G}{I_G} \text{ donde } R_{OC} = \frac{127\sqrt{2} - 1.8 - 5 \text{ [V]}}{60 \times 10^{-3} \text{ [A]}}$$

$$R_{OC} = 2.88 \times 10^3 \Omega = 2.88 \text{ k}\Omega \text{ (Valor comercial más proximo } 3.3 \text{ k}\Omega)$$

Potencia disipada por la resistencia R_{OC}

$$P_{R_{oc}} = I_{OC}^2 R_C \text{ donde } P_{R_{oc}} = (60 \times 10^{-3})^2 (3.3 \times 10^3) \text{ [A}^2\Omega] \text{ tal que } P_{R_{oc}} = 11.88 \text{ [W]}$$

De acuerdo con lo anterior, se selecciona $R_{OC} = 3.3 \text{ k}\Omega$ a 15 W

Una imagen del circuito de aislamiento galvánico tanto en diseño PCB, a través de CircuitMaker 2000 y el montaje físico, puede ser observada en la figura 28.

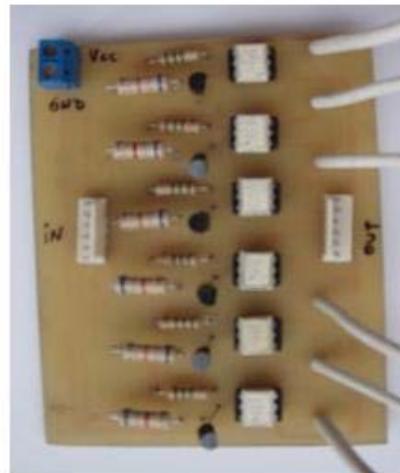
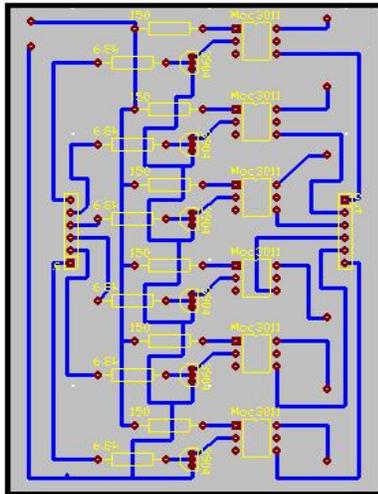


Figura 28. PCB del circuito de Aislamiento Galvánico, más imagen del montaje.

2.8 Etapa de potencia del cicloconvertidor.

Las premisas de diseño de esta etapa son:

- Montaje a Realizar: Cicloconvertidor trifásico a monofásico.
- Rango de valores para cantidad pulsos de compuerta por terna:
 $1 \leq \text{pulsos} \leq 9$
- Rango de valores para el ángulo de disparo: $\mu_o \leq \alpha \leq 150$
- Corriente continua máxima: $I_D = 8 \text{ A}$
- Potencia máxima entregada a la carga: $P_{\max} \leq 1 \text{ Kw} \approx 1 \text{ hp}$

Bajo las premisas anteriores se implementa la topología de 6 SCRs descrita en la figura 2, en donde la terna positiva funciona como rectificadora y la terna negativa que funciona como onduladora.

2.8.1 Selección de los dispositivos de potencia

La selección de los dispositivos de potencia está sujeta a las condiciones de operación que serán sometidos. Para el sistema trifásico se tiene que el voltaje máximo aplicado a los tiristores es:

$$V_{i(\max)} = \sqrt{2}(V_{\text{fase}}) = \sqrt{2} \cdot 127V = 180 \text{ V}$$

Cada tiristor es recorrido por la corriente continua I_D durante un lapso casi igual al periodo de la tensión de alimentación y por tanto el valor medio de la corriente que circula por cada tiristor es:

$$I_{T(\text{avg})} = \frac{I_D}{q} = \frac{8}{3} = 2.66 \text{ A}$$

Asumiendo una $I_D = 8A$, y su valor eficaz se deduce de:

$$I_{T(rms)} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi/q} I_D^2 \cdot d(\omega t)} \quad \text{donde} \quad \frac{I_D}{\sqrt{q}} = \frac{8}{\sqrt{3}} = 4.62A$$

La pendiente máxima de la corriente que circula por el tiristor está limitada por el fenómeno de la conmutación, este valor es igual a la pendiente de la corriente de corto circuito, por tanto:

$$\left. \frac{di_t}{dt} \right|_{\max} = \left. \frac{di_c}{dt} \right|_{\max} = \frac{\sqrt{2}110v}{(2\pi)(60)(0.199 \times 10^{-3}[H])} = 2.073mA/\mu s$$

La pendiente máxima de la tensión que atraviesa el tiristor está determinada por la variación del voltaje de entrada, en este caso el voltaje de entrada. Se puede calcular mediante la expresión:

$$\left. \frac{dV}{dt} \right|_{\max} = \left. \frac{dV_i}{dt} \right|_{\max} = \sqrt{2} * 127 V = 180V/\mu s$$

De acuerdo con lo anterior, teniendo en cuenta las características mencionadas, anteriormente, se selecciona como dispositivo de potencia escogido el SCR TYN612. (Ver características principales en la tabla 4)

PARÁMETRO	VALOR NOMINAL
V_{DRM} / V_{RRM}	600V
$I_{T(rms)}$	12A
$I_{T(avg)}$	8A
$\left. \frac{di}{dt} \right _{\max}$	50A/ μs
$\left. \frac{dv}{dt} \right _{\max}$	200V/ μs

Tabla 4. Valores nominales característicos del SRC (TYN612).

2.8.2 Diseño de la red Snubber.

La red Snubber se utiliza para evitar los cambios dv/dt bruscos. Como todos los SCR estarán sometidos a las mismas condiciones de trabajo, el esquema y diseño que se utiliza (ver figura 29), es el mismo para los 6 SCR. Para el diseño de la red Snubber se tienen en cuenta ciertos parámetros de la hoja de especificaciones de TYN612 (ver tabla 4):

$$I_{T(RMS)} = 12A$$

$$\left. \frac{dv}{dt} \right|_{\max} = 200V/\mu s$$

$$I_{TSM} = 140A$$

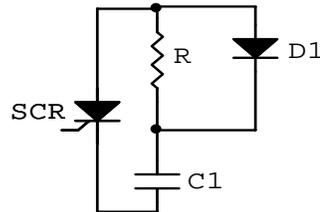


Figura 29. Esquema de la red Snubber

El valor del capacitor se calcula así:

$$C_{(\min)} > \frac{0.63 \cdot I_T}{\left. \frac{dv}{dt} \right|_{\max}} = \frac{0.63 \cdot 12A}{200V/\mu s} = 0.0378\mu F$$

Por lo tanto, se escoge $C = 0.47\mu F$ a 250v valor comercial de material poliéster.

Para el cálculo de R se tiene que $R \geq \frac{V_P}{I_{TSM}} = \frac{127 \cdot \sqrt{2}}{140} = 1\Omega$, por lo que se escoge

$R = 5\Omega$ y la potencia de esta resistencia se toma de 5W para asegurar la contabilidad del circuito RC. Para poder escoger un diodo adecuado que permita una carga rápida del condensador se debe tener en cuenta las siguientes consideraciones:

$$VIP \geq V_P \quad \text{y} \quad I_{FSM} > \frac{V_P}{R_L} = \frac{110V_{RMS} \cdot \sqrt{2}}{18.85\Omega} \rightarrow I_{FSM} > 10A. \text{ En base a esta}$$

información se escogió el diodo de referencia 1N5408 que tiene $VIP = 800V$ y $I_{FSM} = 200A$.

Para la protección para sobrecorriente se utiliza un fusible de 10A con $I \cdot t = 80A \cdot s$ que cumple con la condición de tener especificaciones menores que las del SCR ya que este tiene $I_{T(RMS)} = 12A$. y $I \cdot t = 98A \cdot s$.

2.8.3 Selección del disipador de temperatura.

Los SCR manejan altas corrientes, por lo que disipan bastante energía en forma de calor, lo que lleva a la utilización de un disipador de temperatura que regule la temperatura de los SCR. Para el cálculo del disipador correcto se hace necesario conocer la potencia máxima que puede soportar el dispositivo, como el SCR va a ser implementado en un circuito de control de fase, la potencia se puede calcular con la ecuación

$$P_D = I_{T(ms)}^2 \cdot R_D + I_{T(av)} \cdot V_T \quad \text{de donde} \quad P_D = 12^2 * 30m\Omega + 8 * 0.85 = 11.12W.$$

La resistencia térmica necesaria para cerciorarse que está potencia se podrá consumir se calcula con:

$$R_{\theta JA} = \frac{T_{J(max)} - T_A}{P_{D(av)}} - (R_{\theta JC} + R_{\theta CS}), \text{ donde } R_{\theta JA} = \left(\frac{125^\circ - 40^\circ}{11.12W} - (1.3 + 0.4) \right) \frac{^\circ C}{W} = 5.94^\circ C/W$$

Basándose en este cálculo se escogió un disipador con una resistencia térmica 10 veces mayor, entre los que presenta el manual ECG suficiente para los 6 SCR. **(Ver hoja de datos en CD de anexos - Anexo J)**

2.8.4 Protección Contra sobretensiones

Para proteger los tiristores contra tensiones externas e internas, utilizamos un varistor o supresor. Este es un semiconductor de oxido metálico. La tensión de umbral del varistor debe ser un poco inferior a la tensión directa o inversa no repetitiva máxima del elemento rectificador. Por lo que escogemos un varistor **241KD20** con un voltaje de umbral de 250v **(ver hoja de datos en CD de anexos - Anexo K)**.

2.8.5 Protección Contra sobreintensidades

Para la protección para sobrecorriente se utiliza un fusible de 10A con $I \cdot t = 80A \cdot s$ que cumple con la condición de tener especificaciones menores que las del SCR ya que este tiene $I_{T(RMS)} = 12A$. y $I \cdot t = 98A \cdot s$. **(ver hoja de datos en CD de anexos - Anexo L)**

El PCB diseñado y su respectiva implementación se puede observar en la figura 30 y 31 respectivamente.

Figura 30. Circuito PCB, del arreglo de SCR, con sus debidas protecciones; diseñado en CircuitMaker 2000, a través de TraxMaker.

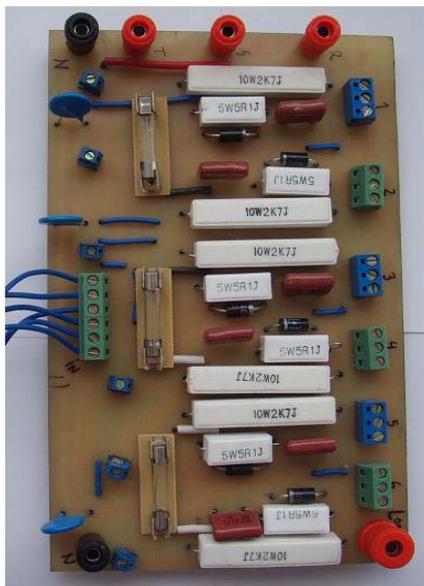
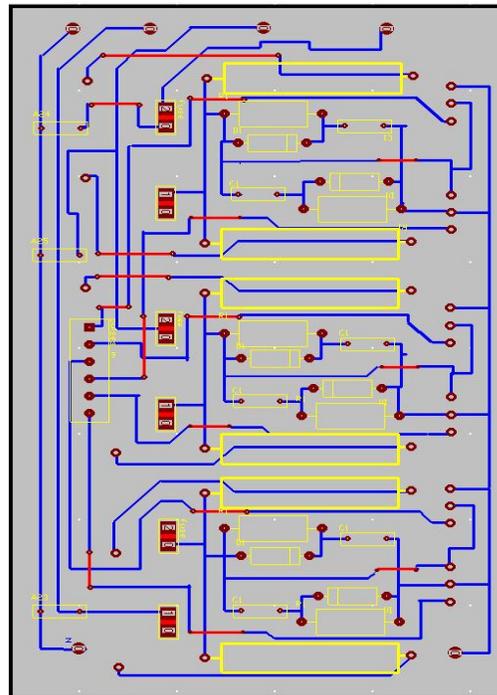


Figura 31. Imagen del circuito de potencia impreso implementado con sus respectivas protecciones y borneras de conexión.

2.9 Características de la carga.

2.9.1 Carga resistiva pura

La carga que utilizada en el cicloconvertidor para obtener la corriente continua especificada, como prueba preliminar, es un arreglo de reóstatos (carga variable y máxima de 32Ω) en paralelo que puedan soportar la corriente deseada (carga resistiva pura) y máxima potencia disipada.

2.9.2 Carga Resistiva Inductiva

Para el caso de la utilización de carga resistiva-inductiva se puede utilizar una inductancia $L = 42.5mH$. La resistencia se calculara primero calculando antes el valor de R_i y teniendo en cuenta que la corriente de 8A solo se obtendrá en la condición de tensión continua máxima.

$$R_i = \frac{1}{\pi} \omega L_c = \frac{2\pi * 60 * 0.199mH}{\pi} = 23.88m\Omega$$

$$Z = \frac{V_{dio}}{I_D} - R_i = \left(\frac{3\sqrt{2} * 127 * \sin\left(\frac{\pi}{3}\right)}{8 * \pi} - 23.88m\Omega \right) = 26.23\Omega$$

$$R = \sqrt{Z^2 - (\omega L)^2} = \sqrt{26.23^2 - (2 * \pi * 60 * 42.5mH)^2} = 20.76\Omega$$

2.10 Interfaz de Adquisición de Datos (DA)

Para lograr visualizar el comportamiento de algunas variables físicas que hacen parte del sistema, es necesario el uso de un módulo capaz de captar estas señales, procesarlas y de igual forma manipularlas con el objeto de desplegarlas en una interfaz de visualización a través de un PC.

En este trabajo se implementa dicha interfaz gráfica, utilizando como dispositivo de adquisición de datos una tarjeta NI – USB 6009 y una interfaz hombre-máquina desarrollada en el software LabView (**ver características en CD de anexos - Anexo M**). Para este caso se usan 6 entradas digitales para la adquisición de los pulsos de compuerta y 3 entradas análogas para la adquisición de las señales trifásicas del sistema de alimentación, más una señal análoga adicional para la visualización de la señal alterna entregada la carga.

2.11 Interfaz hombre-maquina de control del dispositivo (HMI)

El control del cicloconvertidor es a través del microcontrolador, pero bajo el mando de un PC (computador personal).

Se implementa un circuito o interfaz de comunicación serial, entre el PC por intermedio del puerto serial RS232; y el microcontrolador **MC68HC908GP32**, a través de su modulo interno SCI (Modulo de interfaz de comunicación serial).

El esquema del circuito implementado se muestra en la figura 32:

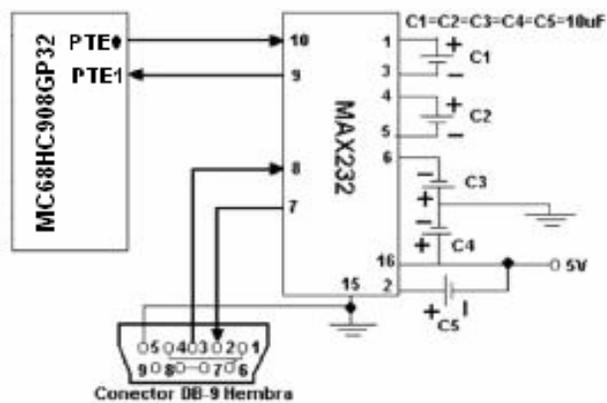


Figura 32. Hardware de la comunicación serial (PC – MC68HC908GP32)

Esta señal en código ASCII podía ser enviada por intermedio de cualquier software con modulo de comunicación serial, como característica interna propia, tales como Hyperterminal, Matlab, Visual Basic.

Aunque por sus facilidades de uso en cuanto a programación gráfica, interfaces de comunicaciones, capacidad de interactuar con otros lenguajes y aplicaciones, herramientas gráficas y textuales para el procesamiento digital de señales, visualización y manejo de gráficas con datos dinámicos, adquisición y tratamiento de imágenes, sincronización entre dispositivos y demás características, se utilizó: Labview 8.0, el cual es un lenguaje de programación gráfico para el diseño de sistemas de adquisición de datos, instrumentación y control, de National Instruments. Por tanto, en base a Labview se diseñó e implemento una interfaz gráfica, ver figura 33, capaz de controlar el dispositivo Cicloconvertidor.

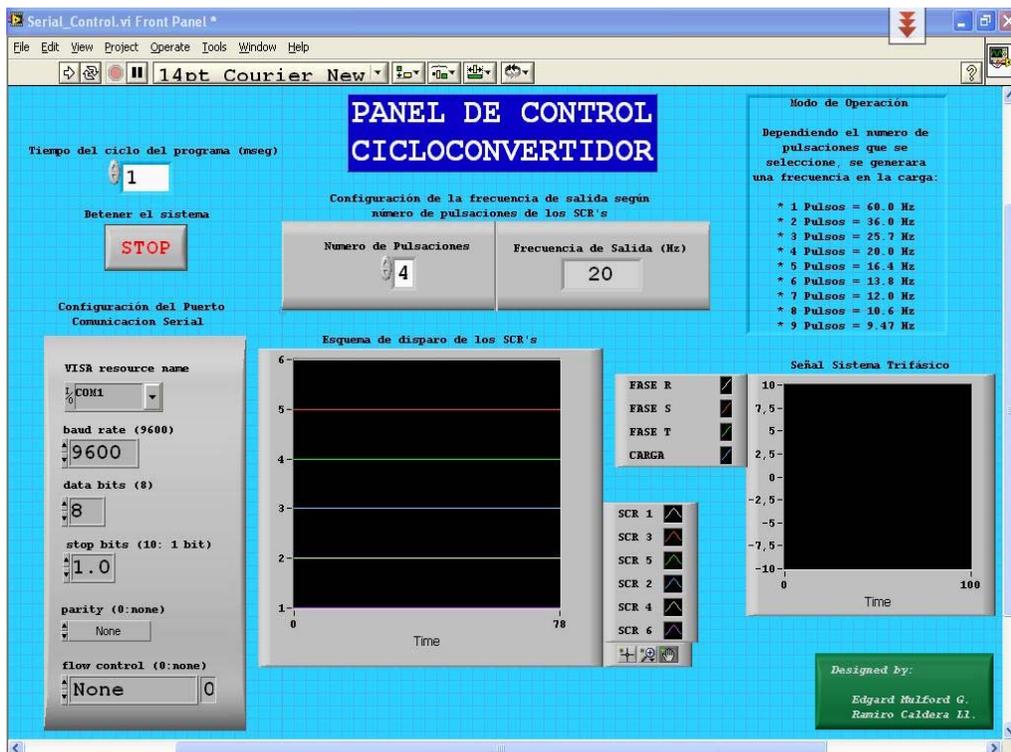
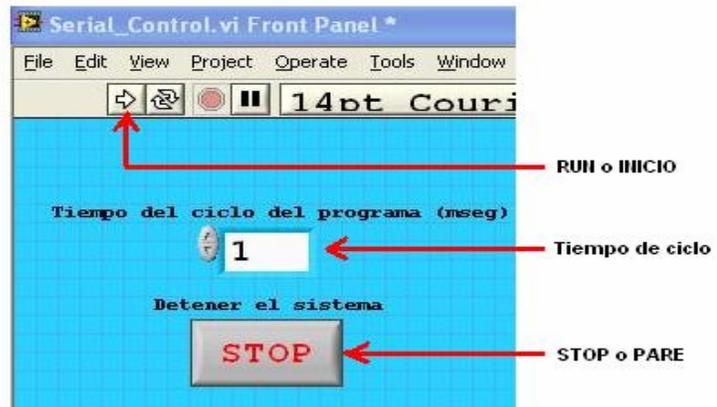


Figura 33. Interfaz gráfica de control del cicloconvertidor (panel frontal)

En la figura 33 se logra visualizar el panel frontal del VI (instrumento virtual) diseñado. Esta interfaz de control, denominada PANEL DE CONTROL DEL CICLOCONVERTIDOR.

El panel esta compuesta por una serie de características de control, monitoreo e indicación de algunas variables representativas del sistema. Una de las etapas principales del panel frontal, está representado en la gráfica de la figura 34:

Figura 34. Etapa de arranque y parada del sistema de control.



En está etapa del panel frontal de control, se encuentran tres (3) componentes, entre los cuales está: **RUN**, se encarga de la puesta en marcha del envío y recepción de datos desde el PC al microcontrolador y viceversa. Además, el comando, **Tiempo de ciclo**, indica y controla el tiempo mínimo en el cual el programa ejecuta toda la rutina tanto de transmisión como de recepción, en un ciclo completo del programa. Y el comando **STOP**, realiza la parada o detención del sistema. Otra etapa importante del sistema, es la de configuración del puerto de comunicación serial, en la cual se especifican algunas características representativas, para la óptima sincronización entre el módulo de comunicación serial de Labview y el módulo de comunicación serial SCI, del microcontrolador MC68HC908GP32. Esta configuración se puede visualizar por intermedio de la figura 35:

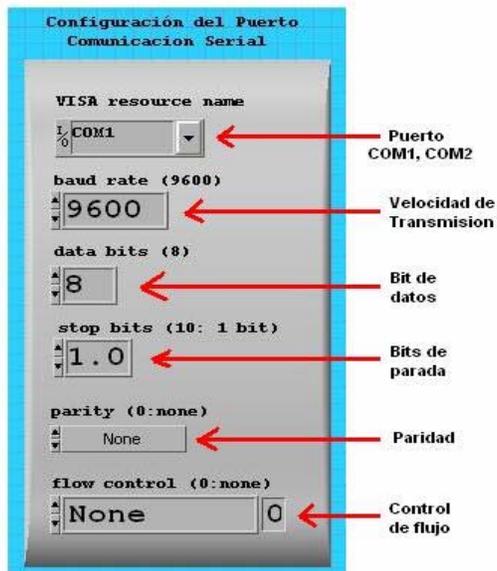


Figura 35. Etapa de configuración del puerto de comunicación serial.

En el comando **VISA o PUERTO**, el usuario tiene la posibilidad de elegir que puerto serial del PC quiere usar: COM1, COM2, COM3, LPT1. Para esta aplicación se escogió el COM1. El siguiente comando **Velocidad de transmisión**, indica el número de bits por segundo que se transfieren, y se mide en baudios (*bauds*). Para este caso la opción seleccionada fue 9600 bauds. Otro comando es **Bits de datos**, se refiere a la cantidad de bits en la transmisión, del cual se optaron 8 bits. También encontramos el comando **Bits de parada, usado** para indicar el fin de la comunicación de un solo paquete, designado por defecto como 1 bit. El comando **Paridad**, es una forma sencilla de verificar si hay errores en la transmisión serial, por tanto, se usó la opción de no usar paridad. El comando **Control de flujo**, al igual que paridad se optó por no ser usado.

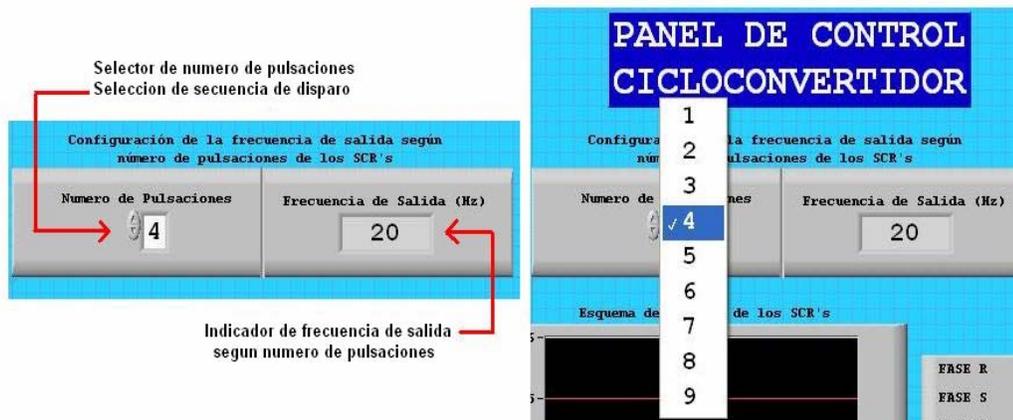
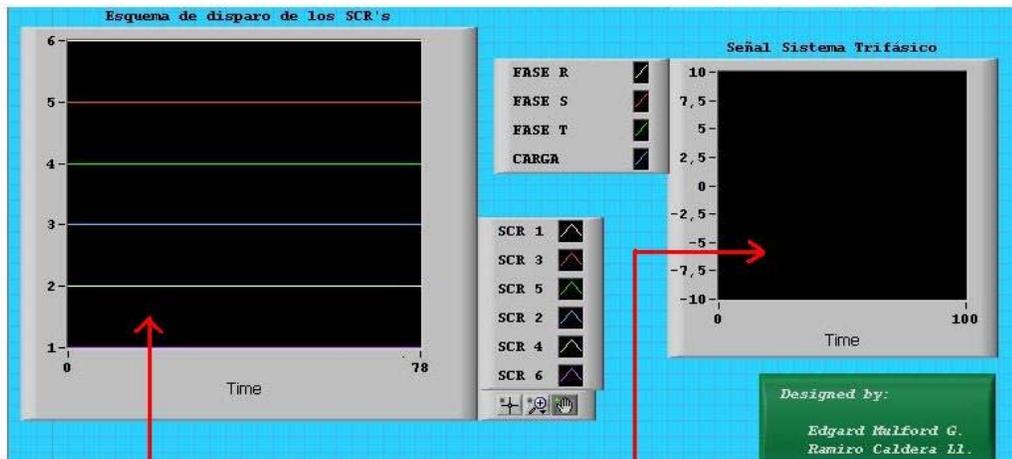


Figura 36. Selección del número de pulsaciones o secuencia de disparo.

En la figura 36 se logra visualizar la etapa de configuración de disparo o selección del número de pulsaciones a enviar por el usuario al microcontrolador y por ende, mediante una ventana de indicación y basado en la *tabla 3*, la frecuencia de salida dependiendo de que pulsación o secuencia de disparo escogida.



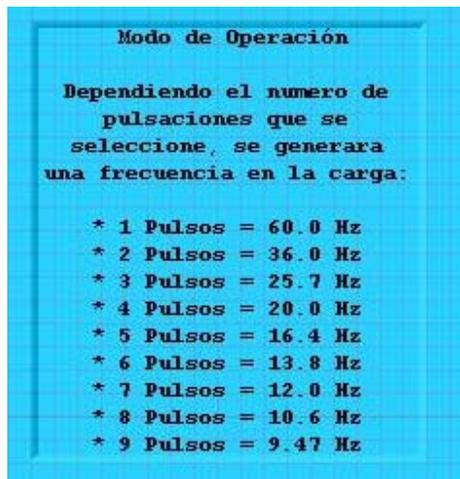
Visualización del esquema de los pulsos de compuerta suministrados a los SCR

Visualización de la señal alterna trifásica, mas la señal de la carga

Figura 37. Etapa de visualización, tanto de las señales pulsantes como las señales trifásicas alternas.

Observando la figura 37, puede notarse que se implementaron 2 módulos de visualización gráfica, para notar el comportamiento de algunas de las variables del sistema. Entre las señales desplegadas está (a la izquierda) la gráfica del esquema de disparo de los SCR, es decir, el comportamiento de los 6 pulsos de compuerta, dependientes de la secuencia escogida, mientras que en el otro cuadro de visualización (a la derecha) se encuentra el comportamiento del sistema trifásico de alimentación, además de la forma de onda de salida del sistema.

Por otra parte, en la zona superior derecha del panel frontal (interfaz gráfica), se encuentra un cuadro de texto o caja de aviso (ver figura 38), el cual indica la frecuencia de salida del sistema, dependiente del número de pulsaciones escogido por el usuario u operador.



Modo de Operación

Dependiendo el numero de pulsaciones que se seleccione, se generara una frecuencia en la carga:

* 1 Pulsos = 60.0 Hz
* 2 Pulsos = 36.0 Hz
* 3 Pulsos = 25.7 Hz
* 4 Pulsos = 20.0 Hz
* 5 Pulsos = 16.4 Hz
* 6 Pulsos = 13.8 Hz
* 7 Pulsos = 12.0 Hz
* 8 Pulsos = 10.6 Hz
* 9 Pulsos = 9.47 Hz

Figura 38. Cuadro de texto, indicación de frecuencia de salida vs numero de pulsos seleccionado.

EL diagrama de bloques del panel de control de está interfaz gráfica diseñada en labview se encuentra en los anexos del informe – **Anexo N**.

3. RESULTADOS EXPERIMENTALES Y ANÁLISIS

Es preciso indicar que la implementación del sistema fue realizada etapa a etapa, es decir, todas y cada una de las etapas fueron diseñadas, estructuradas y ensayadas independientemente. Aunque es oportuno mencionar que de cierta forma van encadenadas secuencialmente y por tanto si algunas de ellas no funcionan, o no cumplen su labor específica, el comportamiento final del sistema se ve comprometido. Por tal motivo se realizaron las respectivas experimentaciones referenciadas a cada una de las etapas como tal, arrojando los siguientes resultados:

3.1 Fuente de energía trifásica.

En el sistema trifásico utilizado se obtuvieron los siguientes niveles de tensión (ver tabla 5), respecto a 3 días diferentes de toma de medidas respecto al neutro.

	Día 1 (Volt. AC)	Día 2 (Volt. AC)	Día 3 (Volt. AC)	Promedio (Volt. AC)
Fase R	132.1	132.4	132.24	132.5
Fase S	132.7	132.81	132.62	132.71
Fase T	131.3	131.3	131.3	131.3

Tabla 5. Nivel de tensión promedio del sistema trifásico del sistema.

Es valido mencionar que hay una leve variación en la amplitud de los niveles de tensión de la red trifásica, aunque no es critico para la implementación del cicloconvertidor, muestra lo relevante que es la etapa de sincronismo.

3.2 Conexión estrella - estrella de transformadores

Para está etapa el arreglo estrella - estrella, de transformadores, arrojó experimentalmente los siguientes niveles de tensión:

Tensión de Entrada (pico)				
	Día 1 (Volt. AC)	Día 2 (Volt. AC)	Día 3 (Volt. AC)	Promedio (Volt. AC)
Fase R	132.1	132.4	132.24	132.5
Fase S	132.7	132.81	132.62	132.71
Fase T	131.3	131.3	131.3	131.3
Tensión de Salida (pico)				
Fase R	5.20	5.24	5.21	5.22
Fase S	5.26	5.31	5.21	5.26
Fase T	5.17	5.19	5.16	5.18

Tabla 6. Tensión de salida respecto a la entrada del arreglo de transformadores.

Por medio de la *tabla 6*, se puede notar que el nivel de tensión en promedio se mantiene, aunque hay un pequeño desbalance en la amplitud de una fase con respecto a la otra. Observación, que se tiene en cuenta de manera elemental para el circuito acondicionador de señal.

3.3 Circuito acondicionador de señal (Pre-sincronismo).

Luego de diseñado y simulado el circuito, se implementó físicamente y en base a pruebas realizadas. Se obtuvo los siguientes niveles de tensión en la señal de la red trifásica rectificadora y acondicionada para la siguiente etapa (Ver *tabla 7*):

Tensión de Entrada (pico)				
	Día 1 (Volt. AC)	Día 2 (Volt. AC)	Día 3 (Volt. AC)	Promedio (Volt. AC)
Fase R	5.20	5.24	5.21	5.22
Fase S	5.26	5.31	5.21	5.26
Fase T	5.17	5.19	5.16	5.18
Tensión de Salida (pico) semiciclo positivo				
Fase R+	4.96	4.93	5.01	5.03
Fase S+	5.04	5.01	4.99	5.01
Fase T+	4.93	5.03	4.97	4.98
Tensión de Salida (pico) semiciclo negativo				
Fase R-	4.97	4.95	4.94	4.95
Fase S-	5.08	5.03	5.06	5.03
Fase T-	4.94	5.01	5.03	4.97

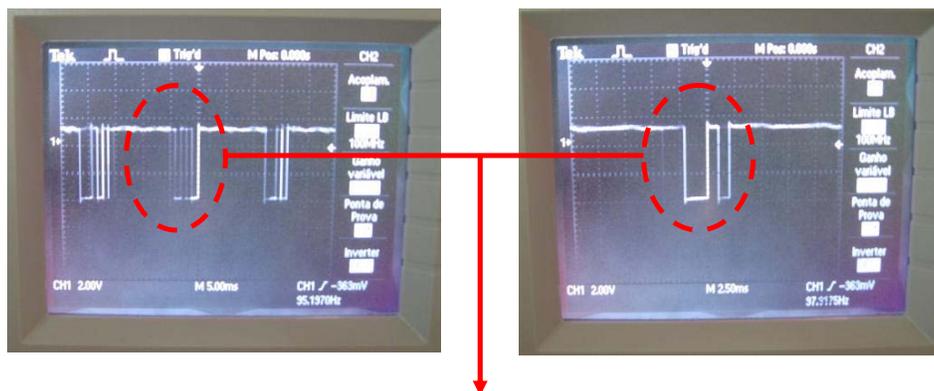
Tabla 7. Niveles de tensión de la etapa acondicionadora de señal

Se observa un nivel de tensión óptimo para la conversión ADC de la siguiente etapa. Además, hay que tener en cuenta que el voltaje de alimentación de los amplificadores operaciones (V_{cc}) en ese instante estaba entre ± 9.1 V DC y ± 9.4 VDC aprox.

3.4 Circuito detector de cruce de fases (Sincronismo).

A la hora de probar está etapa, preliminarmente hubo un hecho inesperado en cuanto al funcionamiento físico de este circuito detector de cruce de fases. Se describe y soluciona de la siguiente manera:

En el momento de ser detectado el cruce de fases, y consecuentemente generado el flanco descendente o negativo, se generaba además una distorsión en la señal de salida de está etapa, es decir, una serie de flancos descendentes paralelos adicionales, en ese instante específico. Logrando así que la siguiente etapa, el circuito generador de secuencia pulsos de compuerta, realizara su función de manera errónea, provocando, una secuencia de disparo equivocada y a su vez, un mal funcionamiento de cicloconvertidor como tal. En la figura 39 se puede observar la forma de onda (específicamente la distorsión) que se generaba experimentalmente, tomada a través de un osciloscopio digital.



Múltiples flancos descendentes en una misma detección

Figura 39. Distorsión preliminar en la salida del circuito detector.

La figura 40 representa cómo debe ser la señal de salida generada con el circuito, al momento de detectar el cruce de dos fases.

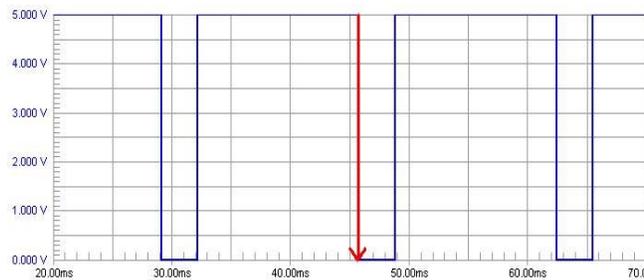


Figura 40. Forma de onda ideal (circuito detector de cruce de fases)

Después de observar con detenimiento la señal de salida del circuito de sincronismo y analizar el comportamiento de la misma, se buscó la causa generadora de la señal errónea y de esta forma encontrar una solución a este significativo problema. Dada las circunstancias presentes en el entorno experimental en el cual se evaluó y validó el sistema, se destacaron dos (2) causas o probables factores del mal funcionamiento del circuito:

1. Posible desbalance o desequilibrio de una de las fases del sistema trifásico de alimentación del sistema.
2. Probable comportamiento insuficiente del microcontrolador PIC 16F877A, en cuanto a sus limitaciones en funcionalidad y programación.

Inmediatamente al ser halladas las posibles causas del mal funcionamiento del circuito, se procedió a evaluar ambos factores. Teniendo en cuenta el posible desbalance de la red trifásica, se probó el sistema en un entorno, en el cual, el sistema trifásico está balanceado y equilibrado.

Para estas pruebas se recurrió al uso de uno de los bancos de motores de inducción y motores síncronos del laboratorio de máquinas eléctricas de la UTB. Específicamente el banco de alternador y motor síncrono, (ver figura 41).

Con el cual, se puede regular el alternador de tal forma, que se puede obtener de este, una señal trifásica con las características necesarias para las pruebas realizadas.



Figura 41. Banco de alternador y motor síncrono

Teniendo en cuenta el funcionamiento del banco y apoyados en las guías de laboratorio presentes en la base de datos digital de la biblioteca de la UTB [15], se realizó las pruebas (**ver protocolo de pruebas en CD de anexos – Anexo O**), arrojando como resultados (ver figura 42):

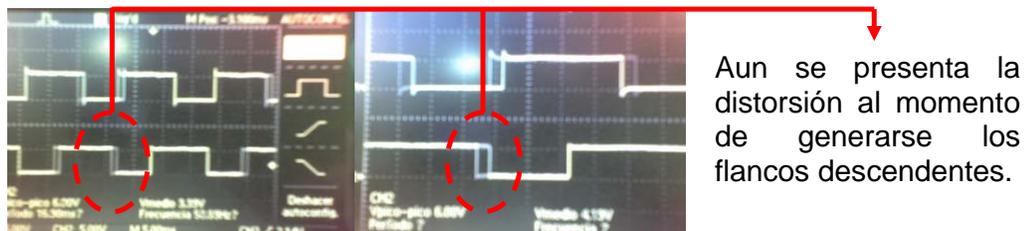


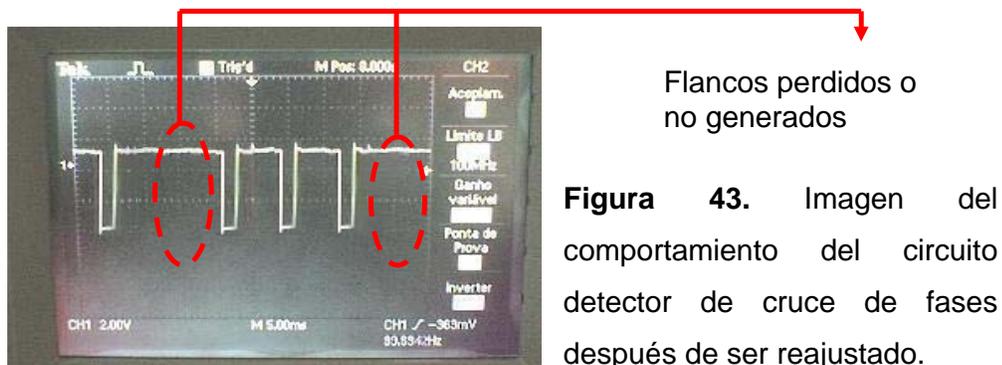
Figura 42. Señal de salida del circuito de sincronismo con el motor – generador

Después de evaluar y analizar el desempeño del circuito y la señal de salida del mismo, durante varias sesiones, a través de la nueva red trifásica generada balanceada con el sistema motor – generador. Se notó que el comportamiento de la señal, tiene cierta similitud a la obtenida preliminarmente en el laboratorio de electrónica, es decir, persistía la misma distorsión, pero de forma más tenue (ver figura 42).

De acuerdo con lo anterior, se descarta que la causa del incorrecto funcionamiento de este circuito, sea el posible desbalance del sistema trifásico.

Por tal motivo, de inmediato, se procedió a analizar a fondo el funcionamiento del dispositivo microcontrolador usado. Se realizaron unos pocos ajustes, con la idea de delimitar la zona de comparación entre las fases y hacer que la generación del flanco descendente fuera más lo más exacta y precisa posible (umbrales mencionados en la etapa de diseño del circuito detector de cruce de fases, sección 2.5).

Al reajustar el algoritmo de control y de igual forma reprogramar el dispositivo microcontrolador se obtuvo la siguiente señal (ver figura 43):



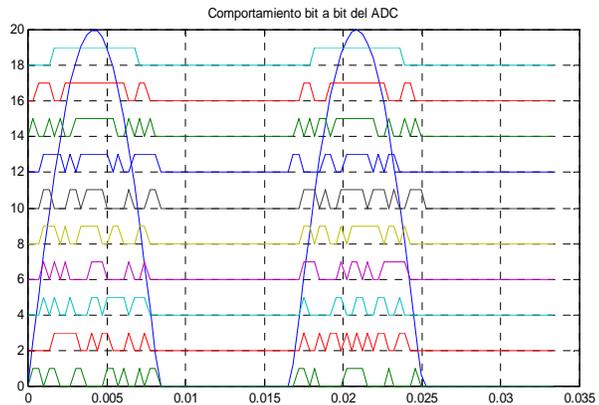
En la figura 43, (tomada en un osciloscopio digital) se nota que se logró solucionar el problema de la distorsión reflejada en la señal de salida del circuito detector de cruce de fases, pero al mismo tiempo se observa que algunos de los flancos descendentes referentes a los cruces de fases detectados, no son generados.

Posteriormente, se evaluaron una serie de procesos para determinar la posible causa de la no generación de algunos de los flancos a la hora de detectar los cruces de fases.

Primero se evaluó nuevamente el algoritmo diseñado, donde se puede determinar que las pruebas realizadas mediante el software Matlab (etapa de diseño del circuito sección 2,5), muestran que de cierta forma, la lógica utilizada es correcta.

Seguidamente se evaluó la utilización de múltiples canales conversores analógico-digital ADC del dispositivo microcontrolador. De tal forma que se diseñó un algoritmo (**ver algoritmo en CD de anexos - Anexo H**), en el cual la señal alterna adquirida a través de los canales del conversor ADC, se reflejaba en un puerto específico de salida del mismo dispositivo microcontrolador. Con el objeto de garantizar que los canales ADC y la digitalización de las señales alternas se estaban realizando de manera correcta (ver figura 44).

Figura 44.
Representación gráfica de la señal bit a bit del puerto de salida del PIC donde se refleja la señal analógica digitalizada.



Realizadas estas pruebas, se notó que cada canal conversor realizaba su función de forma razonable y además se reflejaba en la salida el comportamiento bit a bit de la señal digitalizada de manera satisfactoria. Por tal razón se procedió con el análisis, para determinar si problema radicaba en posibles inconvenientes de temporización, en cuanto a tiempo de muestreo, tiempo de adquisición y el tiempo necesario para estar seguro de que se realizó la conversión.

Con lo cual, a través de un osciloscopio digital, se analizó la señal generada por el circuito detector de cruce de fases. Mostrando que el tiempo de ejecución de un ciclo del programa completo es alrededor de 1.2 milisegundos aproximadamente, mientras que el ciclo de ejecución del conversor ADC únicamente, tarda alrededor de 0.2 milisegundos

Teniendo presente este tiempo de ejecución del programa, se probó un algoritmo en Matlab (**ver algoritmo en CD de anexos - Anexo P**), para simular el comportamiento del algoritmo del sistema detector de cruce de fases. Y así verificar si definitivamente, la posible causa del problema estaba en relación con el tiempo de temporización o en realidad estaba en relación con el tiempo de ejecución de las comparaciones de las señales digitalizadas (tiempo de muestreo).

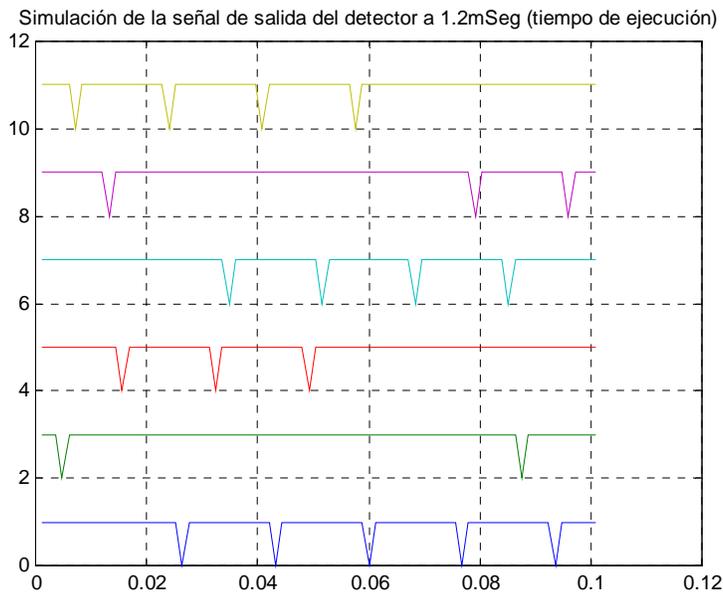
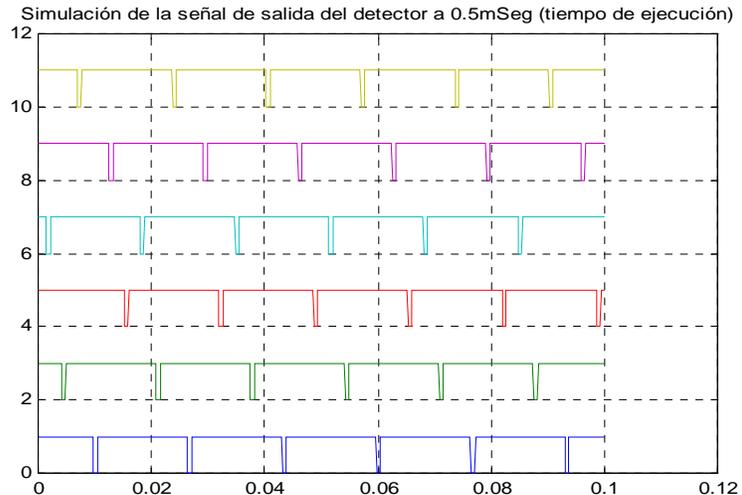


Figura 45. Simulación de la señal de salida del detector de cruce de fases a 1.2mSeg

En la figura 45 se puede notar que definitivamente el tiempo de temporización o muestreo es muy grande, por lo que definitivamente se pierden flancos descendentes.

Posteriormente, simulando el algoritmo para un tiempo de ejecución del programa mucho menor, exactamente alrededor de 0.3 milisegundos, se obtiene la gráfica, representada en la figura 46:

Figura 46.
 Simulación de la señal de salida del detector de cruce de fases a 0.3mSeg (300 uSeg)



Lo cual nos indica definitivamente, que el problema está en el tiempo de ejecución del algoritmo de control. Ciertamente, es importante destacar que el tiempo de adquisición de datos del detector es alrededor del 20 % del tiempo total, lo que muestra que reducir el tiempo de ejecución del algoritmo de comparación de fases es muy complicado, debido a que la estructura lógica del algoritmo implementado es la más básica posible, en cuanto al dispositivo PIC utilizado. Por tanto, la solución más pertinente a este inconveniente de pérdida de flancos de detección, sería la utilización de un microcontrolador más robusto en cuanto a velocidad de procesamiento y características del ADC se refiere.

3.5 Circuito generador de pulsos de compuerta a los SCR.

Para el mejor funcionamiento de esta etapa en si, son necesarias las señales pulsantes generadas por la etapa de sincronismo o de detección de cruce de fases, no obstante, cuando se implementó esta etapa, fue verificada experimentalmente en base a pruebas de laboratorio explicadas a continuación.

A través de un microcontrolador **MC68HC908GP32** extra, se diseñó un algoritmo que simulara el comportamiento de la etapa de detección de cruce de fases y de esa forma creara los flancos descendentes que ingresan en la etapa de generación de secuencias pulsos de compuerta a los SCR (**ver algoritmo en CD de anexos - Anexo Q**).

Luego experimentalmente se corroboró que los pulsos de compuerta generados con el microcontrolador extra, tenían las siguientes características:

Amplitud de los Pulsos = 5Vdc

Ancho de los pulsos = 980mSeg aproximadamente

Distancia entre pulsos de diferentes cruces de fases = 2.80mSeg aprox.
(corresponde a un pulso y el siguiente más próximo), ver figura 47:

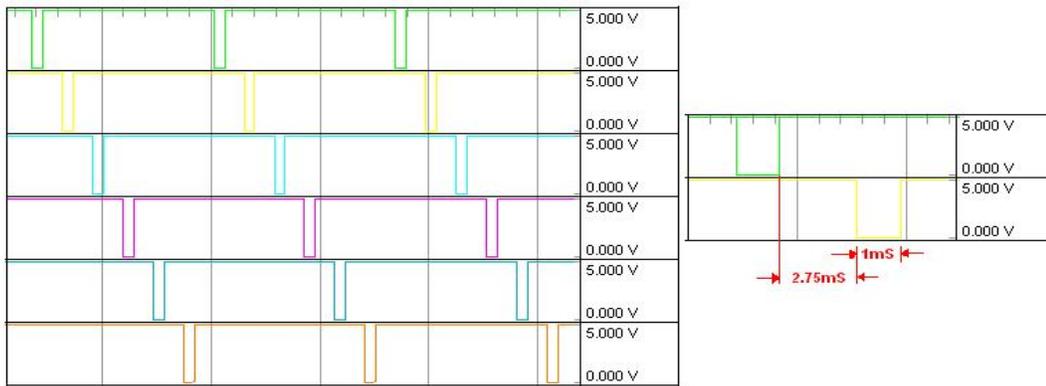


Figura 47. Representación gráfica de la señal del microcontrolador extra.

Esta señal generada, se ingresa al microcontrolador programado con el algoritmo de control encargado de la generación de secuencia de pulsos de compuerta a los SCR. Y efectivamente, se puede observar en la salida del microcontrolador a través de un osciloscopio digital lo siguiente:

Las tablas 8 – 16, muestran la relación de tiempos de disparos de secuencia pulsos de compuertas generados con respecto al numero de pulsaciones seleccionado.

Tomando como referencia el primer disparo del SCR 1 a 0 ms, se muestran a que tiempo se disparan los demás SCRs en un ciclo de carga total periódico.

Pulsos de disparo = 1	Disparos del mismo SCR en un ciclo periódico de carga	
	D 1(mS)	D 2 (mS)
SCR 1	0	17
SCR 3	-	-
SCR 5	-	-
SCR 2	8.4	25
SCR 4	-	-
SCR 6	-	-

Tabla 8. Tiempo de disparo de los SCR, para 1 pulso de disparo.

Pulsos de disparo = 2	Disparos del mismo SCR en un ciclo periódico de carga		
	D 1 (mS)	D 2 (mS)	D 3 (mS)
SCR 1	0	33	83
SCR 3	6	55	90
SCR 5	28	61	111
SCR 2	41	75	125
SCR 4	14	47	97
SCR 6	20	70	105

Tabla 9. Tiempo de disparo de los SCR, para 2 pulsos de disparo.

Pulsos de disparo = 3	Disparos del mismo SCR en un ciclo periódico de carga			
	D 1 (mS)	D 2 (mS)	D 3 (mS)	D 4 (mS)
SCR 1	0	50	85	115
SCR 3	6	40	90	125
SCR 5	12	45	78	128
SCR 2	25	58	110	140
SCR 4	30	65	100	150
SCR 6	20	70	106	130

Tabla 10. Tiempo de disparo de los SCR, para 3 pulsos de disparo.

Pulsos de disparo = 4	Disparos del mismo SCR en un ciclo periódico de carga		
	D 1 (mS)	D 2 (mS)	D 3 (mS)
SCR 1	0	16	50
SCR 3	5	55	105
SCR 5	11	60	110
SCR 2	25	40	70
SCR 4	32	82	135
SCR 6	37	87	140

Tabla 11. Tiempo de disparo de los SCR, para 4 pulsos de disparo.

Pulsos de disparo = 5	Disparos del mismo SCR en un ciclo periódico de carga					
	D 1 (mS)	D 2 (mS)	D 3 (mS)	D 4 (mS)	D 5 (mS)	D 6 (mS)
SCR 1	0	16	65	82	130	180
SCR 3	5	22	72	122	135	185
SCR 5	12	60	76	125	140	190
SCR 2	42	92	105	155	170	220
SCR 4	30	46	96	112	160	210
SCR 6	36	52	102	150	166	216

Tabla 12. Tiempo de disparo de los SCR, para 5 pulsos de disparo.

Pulsos de disparo = 6	Disparos del mismo SCR en un ciclo periódico de carga					
	D 1 (mS)	D 2 (mS)	D 3 (mS)	D 4 (mS)	D 5 (mS)	D 6 (mS)
SCR 1	0	16	82	100	150	166
SCR 3	5	20	70	86	155	172
SCR 5	12	30	80	96	145	160
SCR 2	41	58	108	124	191	208
SCR 4	47	63	113	130	180	196
SCR 6	35	52	120	136	186	202

Tabla 13. Tiempo de disparo de los SCR, para 6 pulsos de disparo.

Pulsos de disparo = 7	Disparos del mismo SCR en un ciclo periódico de carga			
	D 1 (mS)	D 2 (mS)	D 3 (mS)	D 4 (mS)
SCR 1	0	16	33	83
SCR 3	5	20	87	104
SCR 5	12	30	97	111
SCR 2	41	58	74	124
SCR 4	47	64	130	146
SCR 6	54	70	137	152

Tabla 14. Tiempo de disparo de los SCR, para 7 pulsos de disparo.

Pulsos de disp = 8	Disparos del mismo SCR en un ciclo periódico de carga					
	D 1 (mS)	D 2 (mS)	D 3 (mS)	D 4 (mS)	D 5 (mS)	D 6 (mS)
SCR 1	0	16	33	100	116	133
SCR 3	5	21	37	106	122	190
SCR 5	12	28	95	111	127	196
SCR 2	58	74	141	157	173	240
SCR 4	47	63	79	146	162	178
SCR 6	53	69	85	152	168	235

Tabla 15. Tiempo de disparo de los SCR, para 8 pulsos de disparo.

Pulsos de disparo = 9	Disparos del mismo SCR en un ciclo periódico de carga					
	D 1 (mS)	D 2 (mS)	D 3 (mS)	D 4 (mS)	D 5 (mS)	D 6 (mS)
SCR 1	0	16	33	100	116	133
SCR 3	6	22	38	105	122	138
SCR 5	12	28	44	111	127	144
SCR 2	58	74	90	157	173	190
SCR 4	64	80	96	163	179	195
SCR 6	52	68	86	170	185	201

Tabla 16. Tiempo de disparo de los SCR, para 9 pulsos de disparo.

Amplitud de los pulsos = 5V DC,

Ancho de pulso = 495useg aprox. (ancho suficiente para el disparo de los SCR),

Para variar el número de pulsaciones o la secuencia de disparo (la frecuencia que se deseaba en la carga o salida del sistema). Se utilizó como prueba preliminar la herramienta de comunicación serial de Windows HYPERTERMINAL, por intermedio del puerto PTE (puerto configurado para SCI).

Analizando el comportamiento de los datos registrados en las tablas (8-16), se puede notar que se cumple con las condiciones de disparo de los SCR, respecto al tiempo y secuencia escogida y así mismo se garantiza que cada tiristor se apague uno respecto al otro de manera natural.

3.6 Etapa de Potencia

Para experimentar con está etapa, se configuraron físicamente las etapas mencionadas en la figura 48. Primero se adecuó el circuito generador de Secuencia de pulsos de compuerta para que entregara únicamente una secuencia específica, es decir, entregara 3 pulsos de disparo, (3 SCR por terna, orden descrito en la tabla 3).

Donde como primera instancia se pudo corroborar el funcionamiento de la etapa de aislamiento galvánico, la cual mostraba que introduciendo las 6 señales pulsantes de 5V DC a una corriente aproximada de 20mA (salida del microcontrolador), se obtiene en la salida de esta etapa una señal pulsante de 3.5V DC a una corriente aproximada de 110mA. Características suficientes para reconocer que la etapa funciona de manera satisfactoria y óptima para el disparo de los SCR.

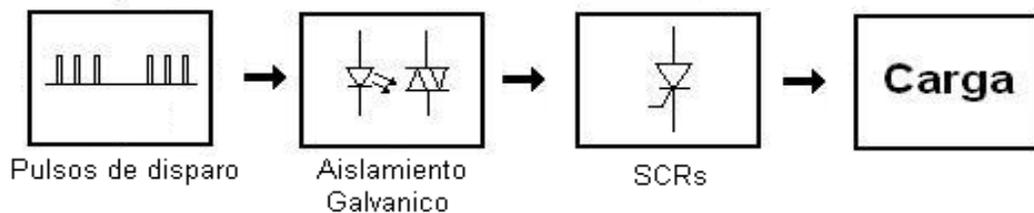


Figura 48. Esquema de conexión para experimentación de la etapa de potencia.

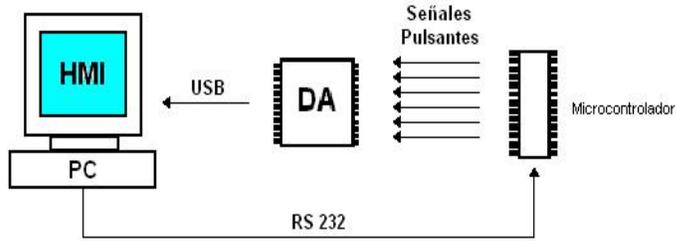
Observando el comportamiento en la carga (resistiva “pura” de 12 ohm), conforme se van disparando cada SCR en la secuencia específica estructurada, se midió una corriente aproximada de 7,3 A y un voltaje promedio de 83V AC, datos medidos para esta secuencia de disparo específica.

Lo cual indica que la secuencia de disparo y el algoritmo de control diseñado, son apropiados y congruentes con lo que se pretendía en un principio de las pruebas de esta etapa específica.

3.7 HMI (Interfaz Hombre Maquina entre el PC y el dispositivo).

Para realizar la experimentación en esta etapa se configuró como aparece representado en el esquema de la figura 49.

Figura 49.
Esquema de conexión para prueba de HMI.



Donde se implementó un algoritmo (ver algoritmo en CD de anexos – Anexo R) para el microcontrolador MC68HC908GP32, en el cual, según el número de pulsos seleccionados en el HMI por el usuario, a través de comunicación serial RS232, el microcontrolador genera una secuencia de pulsos específica, visualizada físicamente por intermedio de Leds indicadores. Esta señal pulsante ingresa a la DA (dispositivo de adquisición de datos) y es desplegada en el PC, vía USB (ver figura 50).

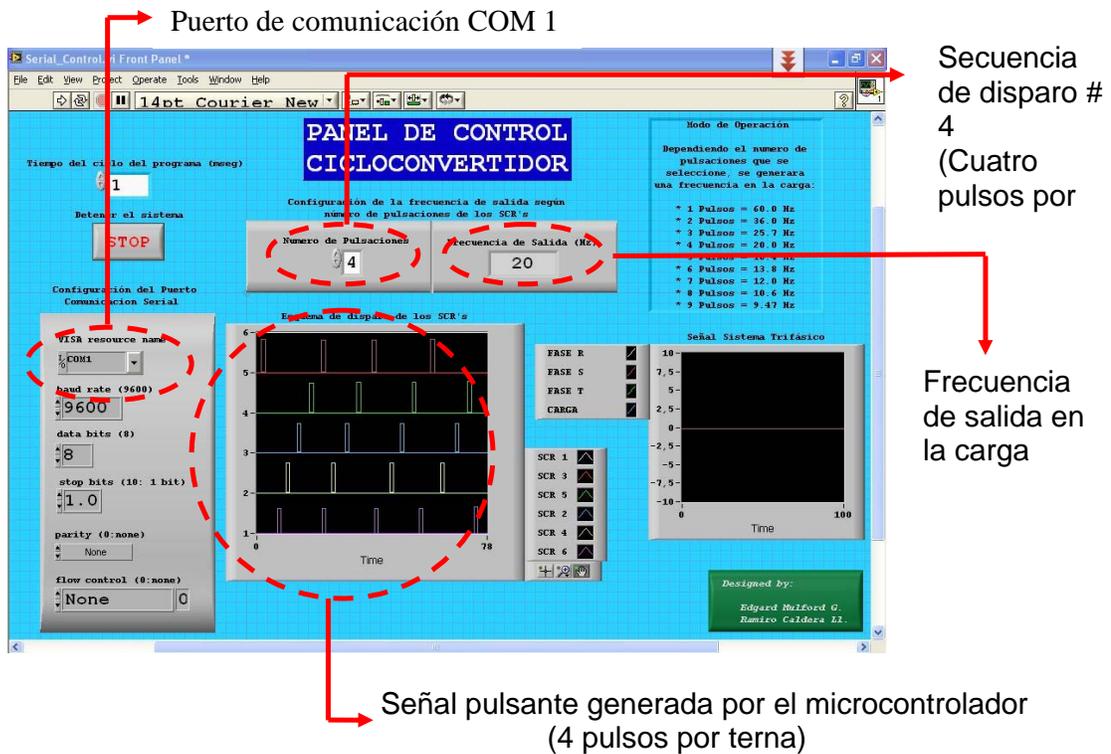


Figura 50. Comportamiento de la HMI experimentalmente (panel frontal)

Los planos de conexión del sistema completo, etapa a etapa y montaje físico, están representados en los **anexos S** del informe.

CONCLUSIONES

Los convertidores electrónicos de frecuencia, y en especial los cicloconvertidores, han revolucionado la industria de la conversión de frecuencia. Muchas de sus aplicaciones no se podrían imaginar sin los importantes cambios alcanzados en las estructuras de potencia y control. Sin embargo, todavía falta mucho por hacer: hay que mejorar factores como ahorro de energía, reducción de costos y el desarrollo de sistemas de control de acuerdo con la carga y la aplicación específica. Para ello, se cuenta actualmente con potentes herramientas de programación y entornos amigables al usuario en la interfaz HMI; lo cual permite la posibilidad y flexibilidad de nuevas funcionalidades. La comunicación a través de diferentes protocolos de comunicación permite un mejor y oportuno control de la variación frecuencia de salida, entre otros parámetros que la puedan afectar.

Este trabajo muestra el desarrollo de una alternativa diferente, en cuanto a los modelos y estrategias de control de este tipo de sistemas. Se plantea el desarrollo de un nuevo sistema abierto, operable por medio de una interfaz por computador, que se podría materializar en un banco de pruebas con fines académicos.

La estrategia de control que se llevó a cabo en este trabajo permite hacer una compensación del posible desequilibrio producto de las condiciones de operación de red eléctrica en la entrada, por la implementación del sistema de sincronismo. (Que está sujeto a la calidad de la señal de control de cambio de estado dado por los flancos de detección de cruces de fases). Esta funcionalidad de sincronización se desarrolló para tener capacidad de adaptación a diferentes valores de tensión y señales indeseadas que contaminan. De esta manera se protege todo el sistema de cualquier perturbación considerable, siendo menos propenso y vulnerable a estas alteraciones.

Es claro destacar, que preliminarmente se encontraron incongruencias con respecto al funcionamiento del circuito detector de cruce de fases. Para lo cual, se realizaron una serie de pruebas y experimentaciones abordadas con más detalle en el análisis de Resultados Experimentales de la sección 3.5, lográndose una solución que permite tener flacos más estables y definidos.

Según se pudo comprobar al estimar y comparar los tiempos de muestreos real, simulado y calculado, el tiempo de muestreo del microcontrolador PIC, responsable de la etapa del sincronismo, es insuficiente para ejecutar este proceso. Lo cual nos indica que el dispositivo no es suficiente en cuanto a velocidad de procesamiento y respuesta en relación con su conversor ADC. Esto explica la pérdida sistemática de algunos flacos de detección de cruces de fases. Para esta etapa, en particular, se necesita un microcontrolador o otro dispositivo que pueda procesar y ejecutar, por lo menos, el tiempo de muestreo mínimo determinado. Además, tiene que ser mucho más robusto, en cuanto a las características que este proceso exige. Como la utilización de dispositivos con mayor procesamiento, un microcontrolador más avanzado o un DSP.

Es muy importante que cada etapa de todo el sistema, y en especial la etapa de control, estén interconectadas debidamente entre sí. Para hacer efectiva la transferencia de señales y acción de control en la operación de la ciclo-conversión de frecuencia.

En este sentido, hay unas etapas muy críticas como la etapa de detección de cruces de fases que requiere un tratamiento especial, porque en la siguiente etapa de generación de secuencia de pulsos de compuerta, cualquier señal equivocada en la entrada no se reconoce y además no se activa ninguna secuencia, por la discriminación de palabras de bits entrantes.

Es importante garantizar un adecuado sistema sincronismo, pero aun más importante es el desarrollo de un eficiente sistema de generación de secuencias de pulsos de disparo. En donde se ejerce verdaderamente la acción de control. La mayor parte de este trabajo se enfoca en desarrollar el algoritmo y la estrategia de control implementada y utilizada, en donde hay que asegurar que los disparos de los dispositivos potencian sean precisos y seguros para evitar daños.

Se ha avanzado bastante desde que se concibió esta propuesta en el desarrollo e implementación de la misma, a pesar de dificultades técnicas que no permite mostrar resultados más concluyentes. Aunque representan un buen indicio. Especialmente en la etapa de control, el centro del sistema. Con la adquisición, pre-procesamiento, procesamiento y generación de señales control por microcontroladores. Teniendo una buena base estructural para su continuación, mejora y desarrollo.

TRABAJO FUTURO

Es evidente que esta temática desarrollada hace parte de un caso de estudio muy poco manejado en cuanto a investigación académica a nivel nacional se refiere, es decir, los recursos o herramientas de investigación son limitados. Por esta razón, se ha sentado un precedente en base al material desarrollado para impulsar a nuevos investigadores a continuar este proyecto. A partir de este prototipo, se podrían implementar mejoras, con el objeto de hacer más compacto el sistema, se podrían usar dispositivos PSoC de Cypress [17], con el fin de integrar la parte análoga y digital dentro de un mismo dispositivo.

También es pertinente mencionar que esta investigación y prototipo desarrollado es la base de la implementación de un futuro banco de laboratorio o pruebas (a nivel académico) donde se puedan realizar una serie de prácticas físicas o experimentales, para de esta forma colaborar con el desarrollo de la asignatura de electrónica de potencia como tal.

Un esquema del banco de laboratorio futuro a implementar puede ser visualizado en la figura 51:

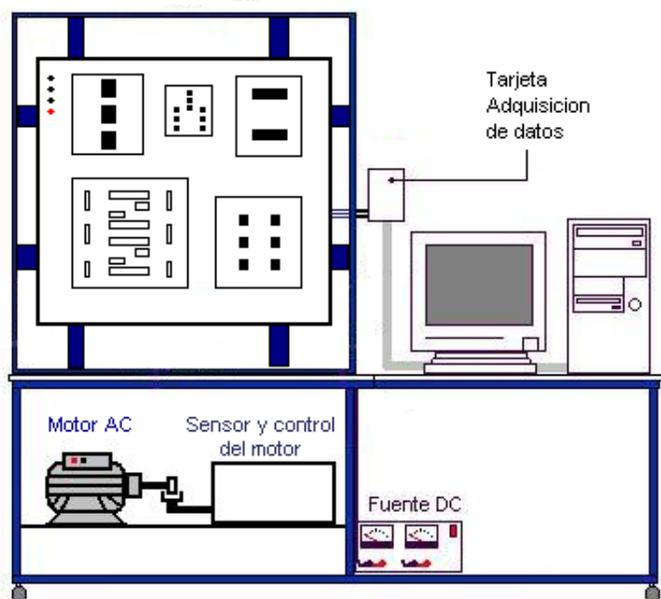


Figura 51. Banco de laboratorio del cicloconvertidor

La idea es que este banco tenga funciones especiales que ayuden con la práctica de los estudiantes de Electrónica. Tendría funciones, tales como:

- Sistema de tacómetro o sensor de velocidad para el motor
- Sensor de temperatura del motor
- Controlador PID para el motor
- Sistema de filtrado para reducción de armónicos
- Control de posición del motor
- Cambio de velocidad lineal del motor
- Sistema de detección de sucesión y desbalance de fases.

Y demás características que puedan ser útiles para implementarlas a lo largo de la investigación.

GLOSARIO

Cicloconvertidor: Circuito electrónico compuesto por un arreglo de tiristores (SCR) conformado por dos ternas dispuestas en antiparalelo, que varían la frecuencia de entrada según la *secuencia pulsos de disparos* programados.

Case: Instrucción de programación que indica una condición o caso específico referente a señales binarias entrantes en un algoritmo.

Control Trapezoidal: Tipo de Control de Cicloconvertidores. Después de la Ciclo-conversión, la onda generada en la salida tiene forma trapezoidal, por el modo en que se disparan los pulsos en el sistema de control.

Cruce de Fases: Punto de corte o común entre cada una de las fases de la red eléctrica trifásica por semiciclos. Se usan como referencia para generar los flacos de disparo.

Etapa de Control: Parte del sistema del Cicloconvertidor que regula los pulsos de disparos de acuerdo con unas condiciones preestablecidas.

Etapa de Potencia: Está conformado por el arreglo de tiristores y conectado directamente a la Red Eléctrica trifásica.

Flanco de Disparo: Flanco generado cuando se producen los *cruces de fases* en el circuito detector de cruces de fases.

HMI: (Human Machine Interface) Sistema por medio del cual se presenta al usuario el estado y operación de todo el sistema, pudiendo ejercer algún tipo de operación y control.

Microcontrolador: Es un dispositivo electrónico integrado, encapsulado, compuesto por puertos de entrada y salida (INPUT/OUTPUT), un microprocesador y memoria interna, que se puede configurar y programar para que realice tareas mediante secuencias lógicas de acuerdo con unos parámetros especificados.

Motor de inducción: Artefacto electromecánico que convierte la potencia eléctrica en potencia mecánica por la interacción de espiras de corriente con un campo magnético.

SCR: Rectificador controlado de Silicio. Tipo de tiristor usado en el cicloconvertidor.

Secuencia de Pulsos de disparo: Flancos generados por el microcontrolador que se envían a la terminal de control (compuerta) de cada tiristor por puerto de salida.

Sincronismo: Relación entre los cruces de cada una de las fases de la red eléctrica entre sí, y la generación de los pulsos de disparos.

THD: Distorsión armónica total. Parámetro que indica el nivel de distorsión de un sistema eléctrico, los cicloconvertidor son una fuente de THD.

Variador de velocidad: Dispositivo electrónico que varía la frecuencia de la fuente de alimentación alterna de la red eléctrica, puede ser un cicloconvertidor, y a su vez la velocidad de un motor eléctrico.

BIBLIOGRAFÍA

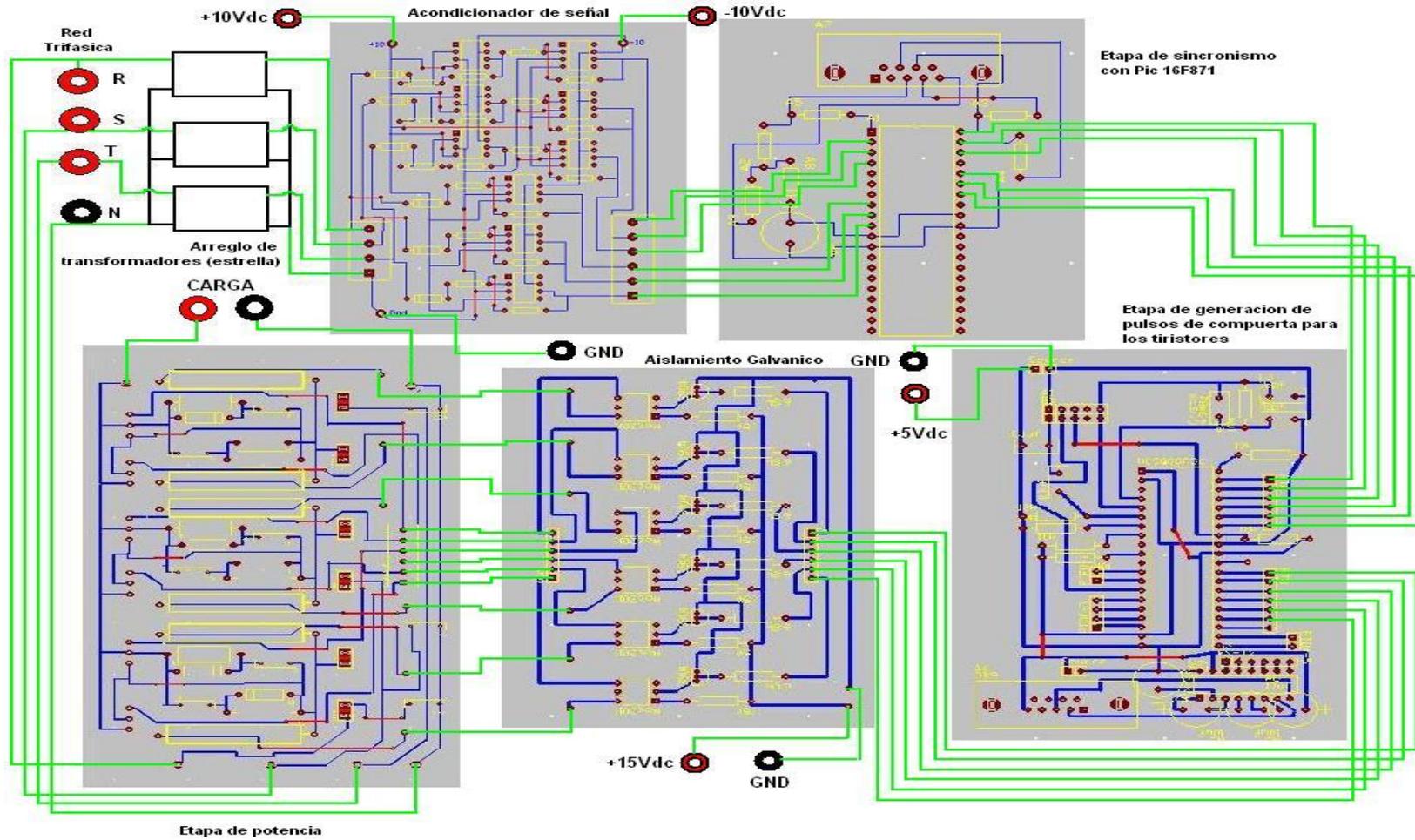
- [1] D.S. HENDERSON. "Variable Speed Electric Drives - Characteristics and Applications". Napier University, London, UK. 19 Jun 1996. (Energy Efficient Environmentally Friendly Drive Systems Principles, Problems Application –Digest No: 1996/144 – IEE Colloquium on.), p. 2/1-2/8.
http://ieeexplore.ieee.org/xpl/freeabs_all.jsp?arnumber=579164
<http://www.d-henderson.co.uk/documents/VSDIEE96.pdf>
- [2] MAAMOUN. "Development Of Cycloconverters" - Electronics Research Institute. Cairo, Egypt. May 2003. (Electrical and Computer Engineering, 2003. IEEE CCECE 2003. Canadian Conference on)
<http://ieeexplore.ieee.org/iel5/8688/27523/01226450.pdf?tp=&isnumber=&arnumber=1226450> -
- [3] BLAADJERG Freed, VILLAFÁFILA Roberto, "Convertidores de frecuencia: retos y aplicaciones futuras". España, Universidad de la Rioja. (Automática e instrumentación, ISSN 0213-3113). 2005, p. 63-67. Abril 2005/ n.º 361.
<http://www.cerien.upc.edu/jornades/jiie2005/ponencias/convertidores%20de%20frecuencia%20retos%20y%20aplicaciones%20futuras.pdf>
- [4] EMADI Ali. "Energy Efficient Electrical Motors. Third edition. Charter 7: Induction Motors and Adjustable-Speed Drive Systems". Marcel Dekker 2005. p 223 - 246
- [5] MARTÍNEZ, J.R. MIRANDA, A.H. "Comparative Analysis of Control Techniques for Forced Commutated Cycloconverters". (Power Electronics Congress, 2000. CIEP 2000. VII IEEE International). Universidad de Santiago de Chile.2000.
<http://ieeexplore.ieee.org/iel5/7171/19288/00891442.pdf>
- [6] COOK John D, Dr. HALPIN Mark †, Dr. NELMS Mark. "Digital Control of a Three-Phase to Single-Phase Cycloconverter Motor drives". (2nd International Energy Conversion Engineering Conference). Auburn University. 16 - 19 August 2004, Providence, Rhode Island.
http://pdf.aiaa.org/preview/CDReadyMIECEC04_858/PV2004_5732.pdf
- [7] YAZHOU Liu, HEYDT, G.T. Chu, R.F. "The Power Quality Impact of Cycloconverter Control Strategies". (Power Delivery, IEEE Transactions on) Dept. of Electr. Eng., Arizona State Univ., Tempe, AZ, USA. April de 2005.
p. 1711- 1718.
<http://ieeexplore.ieee.org/iel5/61/30625/01413446.pdf?arnumber=1413446>
- [8] AGRAWAL, V. AGARWAL, A.K. KANT, K. "A Study of Single-phase to Three-phase Cycloconverters Using PSPICE" (IEEE transactions on industrial electronics). Dept. of Electr. Eng., MNR Eng. Coll., Allahabad. vol. 39, no. 2, April 1992. p. 141 – 148.
http://ieeexplore.ieee.org/xpl/freeabs_all.jsp?tp=&arnumber=166735&isnumber=4282.
- [9] MEHRDAD KAZERANI. "Automotive Power Electronics and Motor Drive: AC/AC Converters." Taylor & Francis Group, LLC 2005.

- [10] MULFORD G. Edgard E, CALDERA L. Ramiro D., MARTÍNEZ S. Juan C., "Diseño y validación de un Cicloconvertidor, trifásico a monofásico, mediante control trapezoidal, microcontrolado" V CIETA 2006. Pamplona, N. de Santander, Colombia. Septiembre de 2006. p. 1 – 6.
- [11] MULFORD G. Edgard E., CALDERA L. Ramiro D., MARTÍNEZ S. Juan C., "Diseño y validación de un Cicloconvertidor, trifásico a monofásico, mediante control trapezoidal, microcontrolado". Universidad Tecnológica de Bolívar, UTB. Cartagena de Indias, Colombia. CONCAPAN 2007, Ciudad de Panamá, Panamá. Noviembre de 2007. p. 1 – 6.
- [12] TIMOTHY J. Maloney. "Electrónica Industrial Moderna". Monroe Country Community Collage. Pearson Education. 1997
- [13] BÜHLER, Hansruedi. "Electrónica industrial: electrónica de potencia". Editorial Gustavo Gili, s.a. 1985
- [14] CANTERO, Iván S. "Conversor Analógico Digital del PIC 16F877A". Escuela Politécnica Superior de Alcoy. 2005.
<http://server-die.alc.upv.es/asignaturas/PAEEES/2004-05/A02-A03%20-%20Conversor%20AD%20del%20PIC16F877.pdf>
- [15] JIMÉNEZ M. Belisario. "Mantenimiento correctivo, preventivo y predictivo de los bancos de motores de inducción y síncronos del laboratorio de maquinas eléctricas de la UTB". Guía de laboratorio, experiencia No 7. Pg. 136 – 2003.
<http://biblioteca.unitecnologica.edu.co/notas/2003-07-09/0019036.pdf>
- [16] M.H. RASHID, "Electrónica de Potencia", 2ª edición. Editorial: Prentice-Hall. 1995.
- [17] Cypress. "PSoC Mixed-Signal Controllers", Cypress Inc., 2006. [En línea] Disponible:
<http://www.cypress.com/portal/server.pt?space=CommunityPage&control=SetCommunity&CommunityID=209&PageID=215&gid=13&fid=24&category=All&showall=false>
- [18] BAYTER F. Orlando S. "Diseño y construcción de un medidor de THD". Universidad Tecnológica de Bolívar, UTB. Cartagena de Indias, Colombia. 2005.

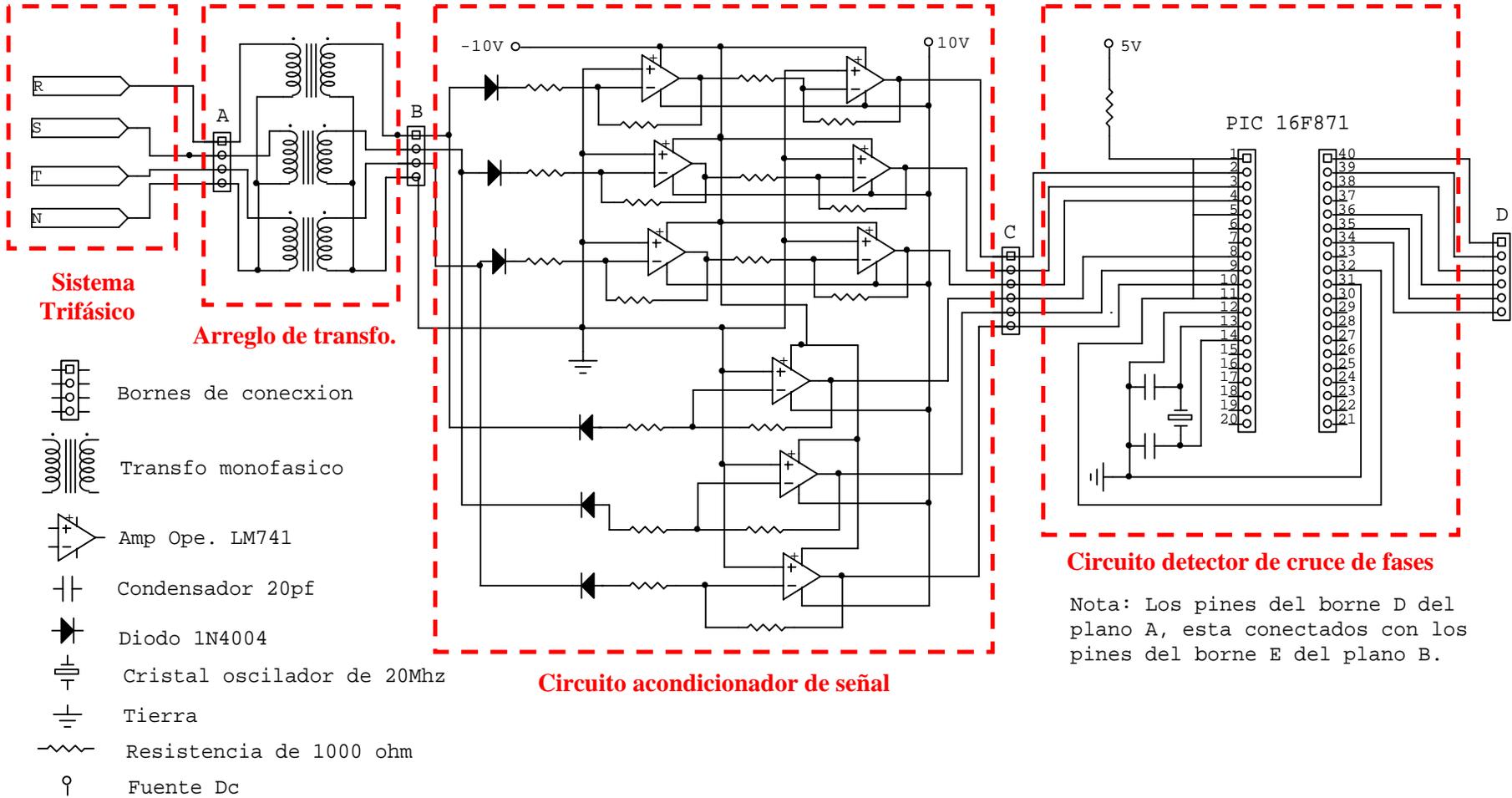
ANEXOS

ANEXO S

Plano A – Diagrama de conexión del sistema completo (etapa a etapa).



Plano B – Diagrama de conexión del sistema (parte 1).



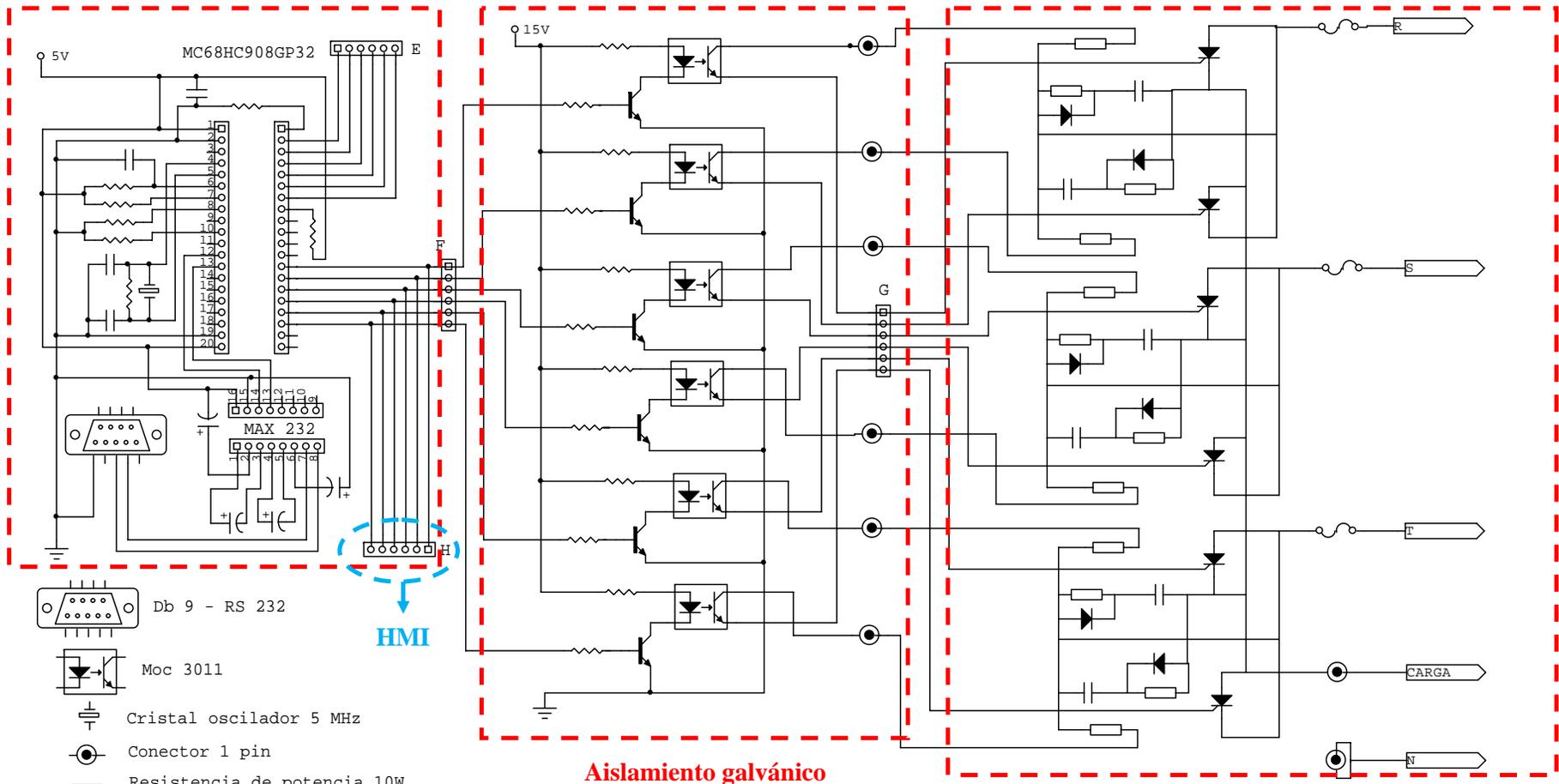
Circuito detector de cruce de fases

Nota: Los pines del borne D del plano A, esta conectados con los pines del borne E del plano B.

Circuito generador de pulsos de disparo

Plano B – Diagrama de conexión del sistema (parte 2).

Etapa de potencia



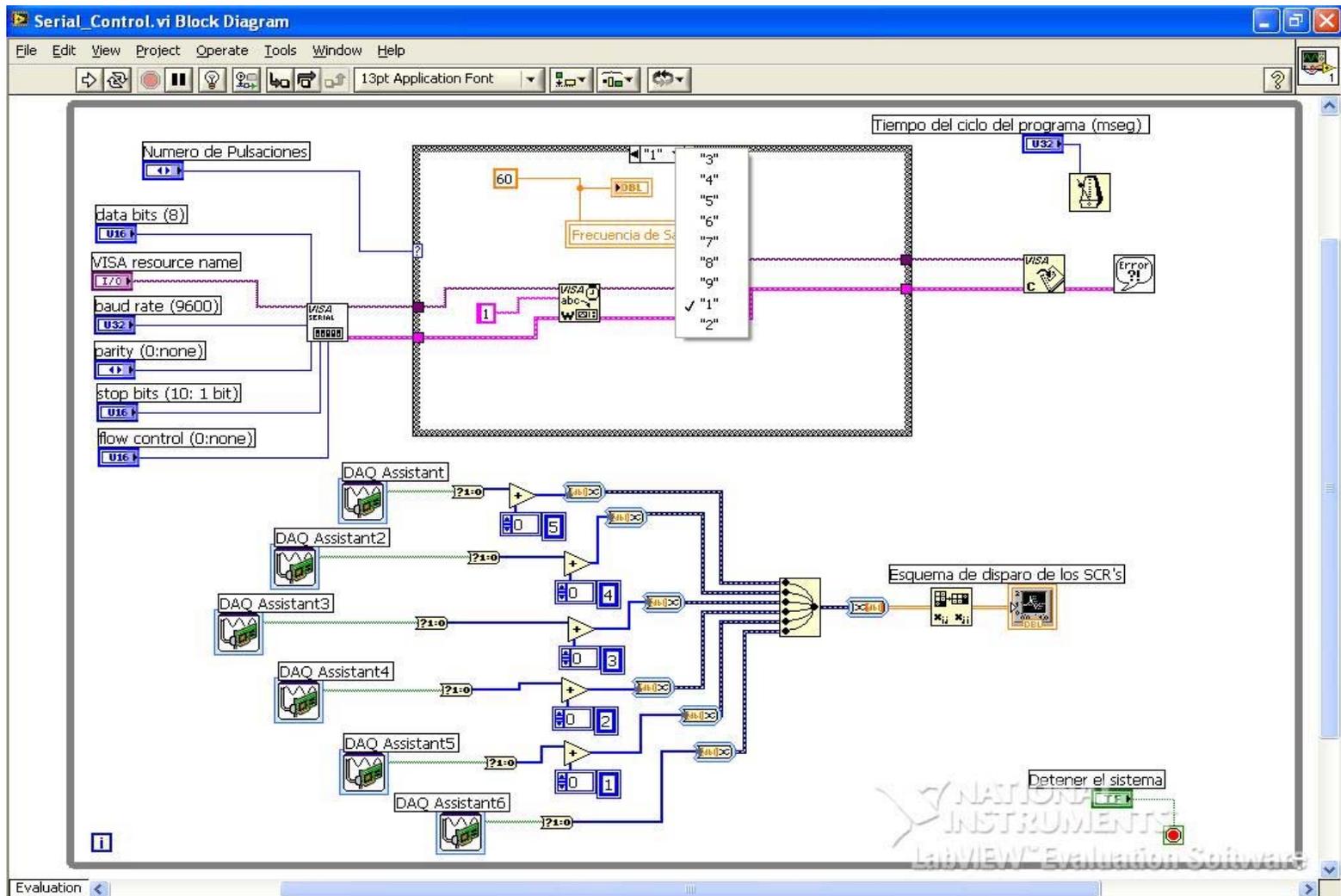
- Db 9 - RS 232
- Moc 3011
- Cristal oscilador 5 MHz
- Conector 1 pin
- Resistencia de potencia 10W
- Fusible 10A
- Transistor 2N3904
- SCR TYN612

Nota: Los pines del borne E del plano B, estan conectados con los pines del borne D del plano A

Nota 2: El borne H, conecta las señales pulsantes de compuerta de los SCR a la tarjeta de adquisicion de dato.

ANEXO N

Diagrama de bloques del panel frontal en Labview



ANEXO T

CÁLCULOS TIPO Y ANÁLISIS DE ARMÓNICOS.

La tensión continua tiene un valor promedio, se le designa por el símbolo V_D y se le superpone una ondulación $\sim v_d$; la suma $V_D + \sim v_d$ da el valor instantáneo v_D . El valor promedio de la tensión continua depende del ángulo de disparo α y se designa por el símbolo $V_{di\alpha}$. El significado de los subíndices es el siguiente: d (continua), i (ideal) y α (ángulo de disparo). Para obtener la tensión continua se necesita establecer el valor medio de la tensión continua de cualesquiera grupos de conmutación del arreglo. Se puede expresar la tensión para un grupo de conmutación en estrella de un sistema con un índice de conmutación de ' $q = 3$ ' fases.

Valor promedio Tensión Continua ideal en función de α

$$V_{di\alpha} = \frac{qV_{F(\max)}}{2\pi} \int_{-\frac{\pi}{q} + \alpha}^{\frac{\pi}{q} + \alpha} \cos(\omega t) \cdot d(\omega t)$$

$$\boxed{V_{di\alpha} = \frac{qV_{F(\max)}}{\pi} \left[\text{sen}\left(\frac{\pi}{q}\right) \cos(\alpha) \right]} \quad \text{Ecuación (1)}$$

y haciendo $\alpha = 0$, obtenemos

$$\boxed{V_{di(0)} = \frac{qV_{F(\max)}}{\pi} \text{sen}\left(\frac{\pi}{q}\right)} \quad \text{Ecuación (2)}$$

Reemplazando la Ecuación (2) en la Ecuación (1)

$$\boxed{V_{di\alpha} = V_{di(0)} \cos(\alpha)} \quad \text{Ecuación (3)}$$

Expresión general del Voltaje continuo ideal $V_{di\alpha}$ para diferentes tipos de montajes.

El Voltaje continuo ideal $V_{di\alpha}$ se puede expresar en terminos del voltaje de línea $V_{L(\max)}$,

$$\boxed{V_{L(\max)} = 2V_{F(\max)} \text{sen}\left(\frac{\pi}{q}\right)} \quad \text{Ecuación (4)}$$

$$\boxed{V_{di\alpha} = \frac{qV_{L(\max)}}{2\pi} \cos(\alpha)} \quad \text{Ecuación (5)}$$

Voltaje continuo ideal en función de $V_{L(\max)}$

Remplazando la Ecuación (4) de $V_{L(\max)}$ en la Ecuación (1) de $V_{di\alpha}$

La tensión continua promedio ideal para $q = 3; \alpha = 0$ de la Ecuación 3 es:

$$V_{di(0)} = \frac{qV_{L(\max)}}{2\pi} = \frac{3(220 \cdot \sqrt{2})}{2\pi} = 149 \text{ V}$$

$$V_{(rms)} = \sqrt{\frac{1}{\frac{2\pi}{q}} \cdot \int_{-\frac{\pi}{q} + \alpha}^{\frac{\pi}{q} + \alpha} V_{F(\max)}^2 \cdot \cos^2(\omega t) \cdot d(\omega t)} \quad \text{Ecuación (6)}$$

$$\boxed{V_{(rms)}^2 = \frac{q}{4\pi} V_{F(\max)}^2 \left[\frac{2\pi}{q} + \text{sen} \frac{2\pi}{q} \cos 2\alpha \right]} \quad \text{Ecuación (7)}$$

$$V_{(rms)}^2 = \frac{q}{4\pi} V_{F(\max)}^2 \left[\frac{2\pi}{q} + \text{sen} \frac{2\pi}{q} \right] \quad \text{Ecuación (8)}$$

Para $\alpha = 0$

$$V_{(rms)} = \sqrt{\frac{3(127^2)}{4\pi} \left[\frac{2\pi}{3} + \text{sen} \frac{2\pi}{3} \right]}$$

$$\boxed{V_{(rms)} = 150.99 \text{ V}}$$

Funcionamiento Real del Sistema

En la práctica la inductancia de carga es finita y la corriente continua presenta una ondulación. Algunas de las condiciones para el estudio del funcionamiento real son: La inductancia L de la carga es finita $L \geq 0$. Esto tiene como consecuencia que la corriente continua i_d sea ondulada y la inductancia L_c del circuito de conmutación es finita $L_c > 0$.

Calculo de ángulo de solapamiento

$$\cos \mu_o = 1 - \frac{I_D}{I_C} \text{ Ecuación (9)}$$

$$= 1 - \frac{I_D 2\omega L_C}{\sqrt{2}V_C}$$

$$= 1 - \frac{(8)(2)(2\pi)(60) (0.1996 \times 10^{-3}[H])}{\sqrt{2}(127) [V]}$$

$$= 1 - \frac{1.203}{155.56} = 0.992$$

$$\mu_o = \cos^{-1} 0.992 = 7.13^\circ$$

La tensión real esperada es $V_{d\alpha} = V_{di\alpha} - D_x$ Ecuación (10)

$$V_{d\alpha} = V_{di(0)} \cos(\alpha + \mu)$$

$$V_{d\alpha} = 149(\cos(0 + 7.13)) = 147.84 \text{ V}$$

Para obtener una corriente de 8A tenemos que escoger un valor de RL (carga) de 18.48Ω ,y para el caso de carga resistiva-inductiva. $L = 42.5\text{mH}$.

$$\psi_d = \tan^{-1}\left(\frac{\omega L_d}{R}\right) \text{ Ecuación (12)}$$

$$\Psi_d = \tan^{-1} \frac{2\pi * 60 * 42.5\text{mH}}{18.48\Omega}$$

$$\Psi_d = \tan^{-1}(0.8632)$$

$$\Psi_d = 40.92^\circ$$

Siendo la corriente directa igual a:

$$i_d = \frac{\sqrt{2}U_L}{\sqrt{R^2 + (\omega L_d)^2}} \text{ Ecuacion (13)} \quad i_d = \frac{149}{\sqrt{18.48^2 + (2\pi * 42.5 \times 10^{-3})^2}} = 8.06 \text{ A}$$

Análisis de Armónicos [18]

Una armónica es la frecuencia múltiplo de la frecuencia fundamental. Las tensiones armónicas pueden ser evaluadas por su amplitud relativa, relacionada a la tensión de la componente fundamental, el orden y amplitud del armónico y el cálculo de la distorsión armónica total THD. Un armónico de corriente es una corriente sinusoidal de frecuencia igual a un múltiplo entero de la frecuencia fundamental que fluyen a través de la carga del sistema y dan lugar a armónicos de tensión. La presencia de cargas no lineales da origen a una respuesta periódica que se aparta de la forma senoidal pura. En el caso particular de ondas de período T simétricas con respecto al eje de abscisas. $f(x) = -f\left(x + \frac{T}{2}\right)$, no existen armónicas cuya frecuencia resulte un múltiplo par de la fundamental.

El voltaje de salida de un puente rectificador trifásico de media onda en series de Fourier se puede determinar como:

$$V_d(t) = V_{di\alpha} + \sum_{n=1,2,\dots}^{\infty} (a_n \text{Cos } \omega t + b_n \text{Sen } \omega t) \quad \text{Ecuación (14)}$$

$$a_n = \frac{q}{\pi} \int_{-\pi/q+\alpha}^{\pi/q+\alpha} V_{di\alpha} \text{Cos } n\omega t \, d\omega t$$

Remplazando la Ecuación (2) en la Ecuación (14) obtenemos:

$$a_n = \frac{q}{\pi} \int_{-\pi/q+\alpha}^{\pi/q+\alpha} V_{F(\max)} \text{Cos } \omega t \text{Cos } n\omega t \, d\omega t \quad \text{Ecuación (15)}$$

$$\text{Cos } x \text{Cos } y = \frac{1}{2} [\text{Cos } (x-y) + \text{Cos } (x+y)]$$

$$a_n = \frac{qV_{F(\max)}}{2\pi} \int_{-\pi/q+\alpha}^{\pi/q+\alpha} [\text{Cos } (n-1)\omega t + \text{Cos } (n+1)\omega t] \, d\omega t$$

$$a_n = \frac{qV_{F(\max)}}{2\pi} \left\{ \left[\frac{\text{Sen } (n-1)\omega t}{(n-1)} \right]_{-\pi/q+\alpha}^{\pi/q+\alpha} + \left[\frac{\text{Sen } (n+1)\omega t}{(n+1)} \right]_{-\pi/q+\alpha}^{\pi/q+\alpha} \right\}$$

$$a_n = \frac{2qV_{F(\max)}}{\pi(n^2 - 1)} \left\{ n \left[\left(\text{Sen } \frac{n\pi}{q} \text{ Cos } \frac{\pi}{q} \text{ Cos } n\alpha \text{ Cos } \alpha \right) - \left(\text{Cos } \frac{n\pi}{q} \text{ Sen } \frac{\pi}{q} \text{ Sen } n\alpha \text{ Sen } \alpha \right) \right] \right. \\ \left. + \left[\left(\text{Sen } \frac{n\pi}{q} \text{ Cos } \frac{\pi}{q} \text{ Sen } n\alpha \text{ Sen } \alpha \right) - \left(\text{Cos } \frac{n\pi}{q} \text{ Sen } \frac{\pi}{q} \text{ Cos } n\alpha \text{ Cos } \alpha \right) \right] \right\}$$

Ecuación (16).

Si se reemplaza $\alpha = 0$ en la Ecuación (16). se obtiene:

$$a_n = \frac{2qV_{F(\max)}}{\pi(n^2 - 1)} \left[n \left(\text{Sen } \frac{n\pi}{q} \text{ Cos } \frac{\pi}{q} \right) - \left(\text{Cos } \frac{n\pi}{q} \text{ Sen } \frac{\pi}{q} \right) \right] \text{ Ecuación (17)}$$

Al realizar el mismo procedimiento anterior de a_n en la otra constante de

Fourier b_n , obtenemos por definición $b_n = 0$ para $\alpha = 0$

$$b_n = \frac{q}{\pi} \int_{-\pi/q+\alpha}^{\pi/q+\alpha} V_d \text{ Sen } n\omega t \, d\omega t \quad \text{Ecuación (18)}$$

$$b_n = \frac{q}{\pi} \int_{-\pi/q+\alpha}^{\pi/q+\alpha} V_{F(\max)} \text{ Cos } \omega t \text{ Sen } n\omega t \, d\omega t \quad \text{Ecuación (19)}$$

$$b_n = \frac{2qV_{F(\max)}}{\pi(n^2 - 1)} \left[n \left(\text{Sen } \frac{n\pi}{q} \text{ Cos } \frac{\pi}{q} \text{ Sen } n\alpha \text{ Cos } \alpha + \text{Cos } \frac{n\pi}{q} \text{ Sen } \frac{\pi}{q} \text{ Cos } n\alpha \text{ Sen } \alpha \right) \right. \\ \left. - \left(\text{Sen } \frac{n\pi}{q} \text{ Cos } \frac{\pi}{q} \text{ Cos } n\alpha \text{ Sen } \alpha + \text{Cos } \frac{n\pi}{q} \text{ Sen } \frac{\pi}{q} \text{ Sen } n\alpha \text{ Cos } \alpha \right) \right]$$

Ecuación (20).

Para $\alpha = 0$ $b_n = 0$

En el caso de un rectificador con q pulsos por ciclos, de la Ecuación (17).

y como n esta en el orden de q y como n esta en el orden de

q , $2q$, $3q$. El termino $\text{sen } \frac{n\pi}{q} = \text{sen } \pi = 0$

Desarrollo Series de Fourier

$$a_n = \frac{-2qV_{F(max)}}{\pi(n^2 - 1)} \left(\cos \frac{n\pi}{q} \operatorname{Sen} \frac{\pi}{q} \right) \quad \text{Ecuación (21)}$$

Para $n = 0$ tenemos

$$\frac{a_0}{2} = qV_{F(max)} \operatorname{Sen} \frac{\pi}{q} \quad \text{Ecuación (22)}$$

Remplazando la Ecuación (21) y Ecuación (22) en la Ecuación (14)

$$V_d(t) = \frac{a_0}{2} + \sum_{n=q,2q,3q,\dots}^{\infty} a_n \cos n\omega t$$

El voltaje de salida, al remplazar a_n Ecuación (21), queda expresado como

$$V_d = \frac{qV_{F(max)}}{\pi} \operatorname{sen} \frac{\pi}{q} \left(1 - \sum_{n=q,2q,3q,\dots}^{\infty} \frac{2}{n^2 - 1} \cos \frac{n\pi}{q} \cos n\omega t \right) \quad \text{Ecuación (23)}$$

$$V_d = \frac{3V_{F(max)}}{\pi} \operatorname{sen} \frac{\pi}{3} \left(1 - \sum_{n=q,2q,3q,\dots}^{\infty} \frac{2}{n^2 - 1} \cos \frac{n\pi}{3} \cos n\omega t \right)$$

$$V_d(t) = \frac{3\sqrt{3}V_{F(max)}}{2\pi} \left[1 + \frac{1}{4} \cos 3\omega t - \frac{2}{35} \cos 6\omega t + \frac{1}{40} \cos 9\omega t - \frac{2}{143} \cos 12\omega t + \dots \right]$$

$$\cos n\omega t = \frac{1}{\sqrt{2}}$$

$$V_d(t) = 149 \left[1 + \frac{1}{4} \left(\frac{1}{\sqrt{2}} \right) - \frac{2}{35} \left(\frac{1}{\sqrt{2}} \right) + \frac{1}{40} \left(\frac{1}{\sqrt{2}} \right) - \frac{2}{143} \left(\frac{1}{\sqrt{2}} \right) + \dots \right]$$

$$V_d(t) = 149 + 26.34 - 6.02 + 2.63 - 1.47 \text{ [V]}$$

$$\text{TDH}(\%) = \frac{100 * \sqrt{\sum_{n=q,2q,3q,\dots}^{\infty} V_n^2}}{V_1}$$

Ecuación (24)

Con esta formula, Ecuación (24), se puede hallar la distorsión armónica total, las amplitudes de las armónicas son V_q , V_{2q} , V_{3q} (...). V_1 que es la amplitud de una señal senoidal pura, donde esta solo posee la frecuencia fundamental de 60Hz.

$$V_n = \frac{V_d}{V_{d(0)}} \text{ Voltaje promedio de salida normalizado } V_n \text{ Ecuación (25)}$$

$$V_n = \frac{\frac{3\sqrt{3}V_{F(\max)}}{2\pi} \left[1 + \frac{1}{4} \cos 3\omega t - \frac{2}{35} \cos 6\omega t + \frac{1}{40} \cos 9\omega t - \frac{2}{143} \cos 12\omega t + \dots \right]}{\frac{3\sqrt{3}V_{F(\max)}}{2\pi}}$$

$$V_n = 1 + \frac{1}{4} \cos 3\omega t - \frac{2}{35} \cos 6\omega t + \frac{1}{40} \cos 9\omega t - \frac{2}{143} \cos 12\omega t + \dots$$

$$V_n = 1 + \frac{1}{4} \left(\frac{1}{\sqrt{2}} \right) - \frac{2}{35} \left(\frac{1}{\sqrt{2}} \right) + \frac{1}{40} \left(\frac{1}{\sqrt{2}} \right) - \frac{2}{143} \left(\frac{1}{\sqrt{2}} \right) + \dots$$

$$\text{TDH}(\%) = \frac{100 * \sqrt{\left(\frac{1}{\sqrt{2}} \right)^2 \left[\left(\frac{1}{4} \right)^2 - \left(\frac{2}{35} \right)^2 + \left(\frac{1}{40} \right)^2 - \left(\frac{2}{143} \right)^2 + \dots \right]}}{1}$$

$$\text{TDH}(\%) = \frac{100 * \sqrt{\left[\left(\frac{1}{4} \right)^2 - \left(\frac{2}{35} \right)^2 + \left(\frac{1}{40} \right)^2 - \left(\frac{2}{143} \right)^2 + \dots \right]}}{\sqrt{2}}$$

$$\text{TDH}(\%) = 18.25\%$$

n	f_n [Hz]	$V_d(t)$ [V]	V_n [V]
1	60	149	1
3	180	26.34	0.177
6	360	-6.02	-0.040
9	540	2.63	0.017

Tabla T1. Valores de Series de Fourier para calcular THD.